

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)特許出願公表番号

特表2022-511405
(P2022-511405A)

(43)公表日

令和4年1月31日(2022.1.31)

(51)Int. Cl.	F I	テーマコード (参考)
<i>G 0 6 F 12/0804 (2016.01)</i>	G 0 6 F 12/0804 1 0 0	5 B 2 0 5
<i>G 0 6 F 12/1027 (2016.01)</i>	G 0 6 F 12/1027	
<i>G 0 6 F 11/14 (2006.01)</i>	G 0 6 F 11/14 6 4 1 D	

審査請求 未請求 予備審査請求 未請求 (全 16 頁)

<p>(21)出願番号 特願2021-521981(P2021-521981)</p> <p>(86)(22)出願日 令和1年10月16日(2019.10.16)</p> <p>(85)翻訳文提出日 令和3年4月22日(2021.4.22)</p> <p>(86)国際出願番号 PCT/GB2019/052947</p> <p>(87)国際公開番号 W02020/089589</p> <p>(87)国際公開日 令和2年5月7日(2020.5.7)</p> <p>(31)優先権主張番号 16/178,681</p> <p>(32)優先日 平成30年11月2日(2018.11.2)</p> <p>(33)優先権主張国・地域又は機関 米国(US)</p>	<p>(71)出願人 500395107 アーム・リミテッド グレート・ブリテン及び北部アイルランド 連合王国、イングランド、シー・ビー1 、9エヌ・ジェイ、ケンブリッジ、フルボ ーン・ロード 110</p> <p>(74)代理人 110000855 特許業務法人浅村特許事務所</p> <p>(72)発明者 ラッシング、アンドリュウ ジョセフ アメリカ合衆国 テキサス州 78735 、オースティン、サウスウエスト パーク ウェイ 5707、ビルディング1 スイ ート100、エンチャーノ トレース、ア ーム インク宛</p>
---	--

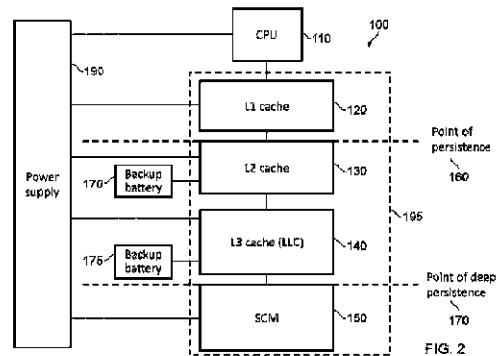
最終頁に続く

(54)【発明の名称】 持続性メモリクリーニング

(57)【要約】

電力が提供されている間にデータを記憶する揮発性記憶回路を備えるデータ処理装置が提供されている。持続性記憶回路は、電力の非存在下でデータを記憶し、転送回路は、揮発性記憶回路から持続性記憶回路にデータを転送する。転送回路は、一次電源が揮発性記憶回路に対して利用不可能になることに応じて、揮発性記憶回路から持続性記憶回路にデータを転送するように構成されている。転送回路は、データのサブセットのインジケーションを含む明示的な要求に応じて、揮発性記憶回路から持続性記憶回路にデータのサブセットを転送するように構成されている。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

データ処理装置であって、
電力が提供されている間にデータを記憶する揮発性記憶回路と、
電力の非存在下でデータを記憶する持続性記憶回路と、
前記揮発性記憶回路から前記持続性記憶回路にデータを転送する転送回路と、を備え

、
前記転送回路が、一次電源が前記揮発性記憶回路に対して利用不可能となることに
応じて、前記揮発性記憶回路から前記持続性記憶回路に前記データを転送するように構成さ
れており、

10

前記転送回路が、前記データのサブセットのインジケーションを含む明示的な要求に
応じて、前記揮発性記憶回路から前記持続性記憶回路に前記データの前記サブセットを転
送するように構成されている、データ処理装置。

【請求項 2】

更なる揮発性記憶回路を備え、

前記転送回路が、前記更なる揮発性記憶回路を検索することなく、前記揮発性記憶回
路からの前記データの前記サブセットを検索するように構成されている、請求項 1 に記載
のデータ処理装置。

【請求項 3】

前記データの前記サブセットがアドレス識別子によって示されている、請求項 1 又は
2 に記載のデータ処理装置。

20

【請求項 4】

前記データの前記サブセットが、

仮想マシン識別子、

アプリケーション空間識別子、又は

メモリロケーションの使用モード、の少なくとも 1 つによって示されている、請求項
1 ~ 3 のいずれか一項に記載のデータ処理装置。

【請求項 5】

前記使用モードが、仮想メモリアドレスに関連して定義されている、請求項 4 に記載
のデータ処理装置。

30

【請求項 6】

前記使用モードが、少なくとも部分的な物理メモリアドレスに関連して定義されてい
る、請求項 4 又は 5 に記載のデータ処理装置。

【請求項 7】

前記使用モードが、ページテーブルエントリ又は相互接続ルーティング回路によって
定義されている、請求項 4 ~ 6 のいずれか一項に記載のデータ処理装置。

【請求項 8】

前記揮発性記憶回路及び前記持続性記憶回路が、メモリ階層の一部を含む、請求項 1
~ 7 のいずれか一項に記載のデータ処理装置。

【請求項 9】

前記揮発性記憶回路が、前記メモリ階層内のラストレベルキャッシュ又はそれ以上の
ものである、請求項 8 に記載のデータ処理装置。

40

【請求項 10】

前記一次電源が前記揮発性記憶回路に対して利用不可能となることに応じて、前記揮
発性記憶回路に電力を供給するバックアップエネルギー源を備える、請求項 1 ~ 9 のい
ずれか一項に記載のデータ処理装置。

【請求項 11】

命令ストリームを実行する処理回路、を備え、

前記処理回路が、処理回路信号を前記転送回路に送信して、前記データの前記サブセ
ットを示すように構成されている、請求項 1 ~ 10 のいずれか一項に記載のデータ処理装

50

置。

【請求項 1 2】

前記持続性記憶回路が、前記処理回路から前記処理回路信号を受信するように構成されており、データがアクセスされることになる前記持続性記憶回路内のロケーションを示す、請求項 1 1 に記載のデータ処理装置。

【請求項 1 3】

前記持続性記憶回路が、前記転送回路から転送回路信号を受信するように構成されており、データがアクセスされることになる前記持続性記憶回路内のロケーションを示す、請求項 1 ~ 1 1 のいずれか一項に記載のデータ処理装置。

【請求項 1 4】

前記転送回路信号が、データが書き込まれることになる前記持続性記憶回路内の前記ロケーションを示す、請求項 1 3 に記載のデータ処理装置。

【請求項 1 5】

前記処理回路が、前記データの前記サブセットが前記揮発性記憶回路から前記持続性記憶回路に転送されている間に、前記命令ストリームを実行し続けるように構成されている、請求項 1 1 ~ 1 4 のいずれか一項に記載のデータ処理装置。

【請求項 1 6】

方法であって、

一次電源が前記揮発性記憶回路に対して利用不可能となることに応じて、揮発性記憶回路から持続性記憶回路にデータを転送することと、

前記揮発性記憶回路内の前記データのサブセットのインジケーションを含む明示的な要求を受信することと、

前記明示的な要求に応じて、前記揮発性記憶回路から前記持続性記憶回路に前記データの前記サブセットを転送することと、を含む、方法。

【請求項 1 7】

データ処理装置であって、

電力が提供されている間にデータを記憶する手段と、

電力の非存在下でデータを記憶する手段と、

前記電力の非存在下で前記データを記憶する手段に電力が提供されている間に、前記データを記憶する手段からデータを転送する手段と、を備え、

前記データを転送する手段が、一次電源が電力が供給されている間に前記データを記憶する手段に対して利用不可能となることに応じて、電力が供給されている間に前記データを記憶する手段から、前記電力の非存在下で前記データを記憶する手段にデータを転送するものであり、

前記データを転送する手段がまた、前記データの前記サブセットのインジケーションを含む明示的な要求に応じて、電力が供給されている間に前記データを記憶する手段から、前記電力の非存在下で前記データを記憶する手段に前記データのサブセットを転送するものである、データ処理装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本開示は、データ処理に関する。より具体的には、データ記憶装置に関する。

【背景技術】

【0 0 0 2】

揮発性記憶回路では、データは、その回路に電力が供給されている限りでのみ保持される。対照的に、持続性記憶回路は、たとえ電力が供給されていない間であってもデータを記憶することができる。データ処理装置では、記憶装置の両方の形態を使用することができる。しかしながら、持続性記憶装置は揮発性記憶装置よりも遅い傾向があるため、データを損失又は破損する可能性のある揮発性記憶装置に保持されるかどうか、又はデータを損失又は破損する可能性は低い待ち時間が増大することになる持続性記憶装置に保持

10

20

30

40

50

されるかどうかに関して、トレードオフが存在する。データは、同時に両方の記憶装置の形態で記憶することができる。しかしながら、コヒーレンシノ一貫性を提供することは、特に関与する大量のデータが存在する場合に、記憶回路間の帯域幅の増大につながる。

【発明の概要】

【0003】

第1の例示的構成から見て、提供されるデータ処理装置は、電力が提供されている間にデータを記憶する揮発性記憶回路と、電力の非存在下でデータを記憶する持続性記憶回路と、揮発性記憶回路から持続性記憶回路にデータを転送する転送回路と、を備え、転送回路は、一次電源が揮発性記憶回路に対して利用不可能となることに応じて、揮発性記憶回路から持続性記憶回路にデータを転送するように構成されており、転送回路は、データのサブセットのインジケーションを含む明示的な要求に応じて、揮発性記憶回路から持続性記憶回路にデータのサブセットを転送するように構成されている。

10

【0004】

第2の例示的構成から見て、提供される方法は、一次電源が揮発性記憶回路に対して利用不可能となることに応じて、揮発性記憶回路から持続性記憶回路にデータを転送することと、揮発性記憶回路内のデータのサブセットのインジケーションを含む明示的な要求を受信することと、明示的な要求に応じて、揮発性記憶回路から持続性記憶回路にデータのサブセットを転送することと、を含む。

【0005】

第3の例示的構成から見て、提供されるデータ処理装置は、電力が提供されている間にデータを記憶する手段と、電力の非存在下でデータを記憶する手段と、電力の非存在下でデータを記憶する手段に電力が提供されている間に、データを記憶する手段からデータを転送する手段と、を備え、データを転送する手段は、電力が供給されている間に一次電源がデータを記憶する手段に対して利用不可能となることに応じて、電力が供給されている間にデータを記憶する手段から、電力の非存在下でデータを記憶する手段にデータを転送するものであり、データを転送する手段はまた、データのサブセットのインジケーションを含む明示的な要求に応じて、電力が供給されている間にデータを記憶する手段から、電力の非存在下でデータを記憶する手段にデータのサブセットを転送するものである。

20

【図面の簡単な説明】

【0006】

添付図面に示されるそれらの実施形態を参照して、あくまで一例として本発明を更に説明する。

30

【図1】いくつかの実施形態による装置を概略的に示す。

【図2】いくつかの実施形態による装置を概略的に示す。

【図3】持続性記憶回路のバイトアドレス指定可能な性質を示す。

【図4】いくつかの実施形態による装置を概略的に示す。

【図5A】いくつかの実施形態による、使用モードを指定するためのページテーブルエントリ(PTE)及び相互接続ルーティングテーブルの使用例を示す。

【図5B】いくつかの実施形態による、使用モードを指定するためのページテーブルエントリ(PTE)及び相互接続ルーティングテーブルの使用例を示す。

40

【図6】いくつかの実施形態による転送プロセスのオフロードを示す。

【図7】いくつかの実施形態によるデータ処理の方法を示す。

【発明を実施するための形態】

【0007】

添付図面を参照して実施形態を検討する前に、以下の実施形態の説明を行う。

【0008】

いくつかの態様によれば、提供されるデータ処理装置は、電力が提供されている間にデータを記憶する揮発性記憶回路と、電力の非存在下でデータを記憶する持続性記憶回路と、揮発性記憶回路から持続性記憶回路にデータを転送する転送回路と、を備え、転送回路は、一次電源が揮発性記憶回路に対して利用不可能となることに応じて、揮発性記憶回

50

路から持続性記憶回路にデータを転送するように構成されており、転送回路は、データのサブセットのインジケーションを含む明示的な要求に応じて、揮発性記憶回路から持続性記憶回路にデータのサブセットを転送するように構成されている。

【 0 0 0 9 】

データ処理装置内では、持続点が定義される。この持続点の前に記憶されたデータは、電力損失の場合に失われる傾向がある。持続点を過ぎると、たとえ電源障害の場合であっても、持続性記憶媒体にマッピングされたデータを保持させるアクションがとられる。これは、持続性記憶装置に保持されているデータによって達成され得る。あるいは、データは、一次電源障害の場合に、データを持続性記憶装置に転送するのに十分な時間を提供するために二次電源を使用する、揮発性記憶装置に保持することができる。二次電源は専用電源であってもよく、又は更には障害中の一次電源のキャパシタンスであってもよい。データ処理装置内では、深い持続点もまた定義され、これはそれ自体が持続点を越えている（例えば、深い持続点を過ぎた全てのものは持続点も過ぎている）。深い持続点は、一次電源の障害の場合に、データがより強く「保証」され続ける点を定義する。これには、ホストプロセッサクラッシュなどの一次電源の障害、又はバッテリーバックアップ障害を超えるシナリオに対する絶縁を含むことができる。例えば、持続点は1つの保証レベルを提供し得、深い持続点は、より高い保証レベルを提供し得る。したがって、深い持続点は、持続性記憶回路自体の開始を定義することができる。そのようなシステム内では、データが深い持続点で記憶されるようにデータを制御することが可能である。これは、データが失われることを抑制するのに特に重要であり、より強い「保証」がデータの安全性に必要とされる、ジャーナル（ジャーナル付きファイルシステム内の）又はデータベースメンテナンスレコードなどの特に価値のあるデータに対して重要であり得る。したがって、データのサブセットが深い持続点（例えば、持続性記憶回路）を過ぎて転送されることを（例えば、電力損失などのイベントに対する応答ではなく、実行時の動作の結果として）明示的に要求することが可能である。データのサブセットが指定される（例えば、データがフィルタリングされている）ため、揮発性記憶装置内の全てのデータを持続性記憶装置に転送する必要がないことによって、帯域幅を保存することができる。

10

20

【 0 0 1 0 】

いくつかの実施形態では、更なる揮発性記憶回路は、転送回路は、更なる揮発性記憶回路を検索することなく、揮発性記憶回路からのデータのサブセットを検索するように構成されている。その結果、データの識別又は分析が行われる範囲を制限することが可能である。例えば、いくつかの実施形態では、データのサブセットを転送する明示的な要求は、「持続点」の後ろにある揮発性記憶回路への検索を制限するためのインジケーションを追加的に行うことができる。持続性の「保証」又は約束がCPU（又は他のデバイス）によって以前に要求され、かつ、持続点の後ろに存在する揮発性記憶回路の一部によって確認応答されたデータのサブセットを転送することにのみ関心があるため、他の場所を検索する必要はなく、例えば、特に持続点を越える上流の揮発性キャッシュのスヌーピング又は検索を制限することができる。

30

【 0 0 1 1 】

いくつかの実施形態では、データのサブセットは、アドレス識別子によって示される。アドレス識別子は、持続性記憶装置に転送される1つ以上の指定されたロケーションに関して提供され得る。これは、例えば、オフセットと共の、又は範囲の一部としての、開始点であり得る。

40

【 0 0 1 2 】

いくつかの実施形態では、データのサブセットは、仮想マシン識別子、アプリケーション空間識別子、又はメモリロケーションの使用モードのうち少なくとも1つによって示される。特定の仮想マシンによって使用されるメモリを表すために、仮想マシン識別子（VMID）を使用することができる。対照的に、特定のアプリケーションによって使用されるメモリを識別するために、アプリケーション空間識別子（ASID）を使用することができる。使用モードは、メモリがどのように使用されているかを示す。例えば、持続

50

性媒体によって実際にバックアップされたメモリは、更新が持続性として実際に確認応答されることを更新を強制しないか又は保証しないことによって、揮発性記憶装置として使用することができる。したがって、この特定の例では、使用モードは、記憶装置が持続性記憶装置によってバックアップされているが、使用モードが揮発性記憶装置であるという事実を反映することになる。

【 0 0 1 3 】

いくつかの実施形態では、使用モードは、仮想メモリアドレスに関連して定義される。例えば、特定の仮想メモリアドレスは、持続的な方法で使用されるメモリの領域であるものとして示され得る。これは、例えば、単一のビットで表すことができる。

【 0 0 1 4 】

いくつかの実施形態では、使用モードは、少なくとも部分的な物理メモリアドレスに関連して定義される。例えば、特定の物理メモリアドレスは、持続的な方法で使用されるメモリの領域であるものとして示され得る。一部の物理アドレスは、仮想から物理への変換が多数のステップで生じる場合に発生し得る。例えば、仮想アドレスは、その後物理アドレスに変換される、少なくとも部分的な物理アドレス（例えば、中間アドレス）に変換することができる。

【 0 0 1 5 】

いくつかの実施形態では、使用モードは、ページテーブルエントリ又は相互接続ルーティング回路によって定義される。ページテーブルエントリは、例えば、仮想アドレスから（少なくとも部分的に）物理アドレスに変換するために、トランスレーションルックアサイドバッファ及び/又はページウォーキング回路で使用される。相互接続ルーティング回路は、例えばその要求のアドレスに基づいて特定の要求を送信すべきハードウェアの部分を判定するために使用される。これらの例のいずれかでは、使用モードを表すために新しいフィールドを追加することができる。

【 0 0 1 6 】

いくつかの実施形態では、揮発性記憶回路及び持続性記憶回路は、メモリ階層の一部を含む。メモリ階層には、典型的に、より小さくより高速な上位レベルキャッシュと、より大きくより低速な下位レベルキャッシュが含まれる。頻繁にはアクセスされないデータ又は最近アクセスされていないデータがメモリ階層の下位レベルに記憶され、最近アクセスされたデータがメモリ階層の上位レベルに記憶されるように、キャッシュ間でデータを転送することができる。そのような階層では、SCMなどの持続性記憶装置によって、より下位レベルをバックアップすることができる。

【 0 0 1 7 】

いくつかの実施形態では、揮発性記憶回路は、メモリ階層内のラストレベルキャッシュ又はそれ以上のものである。ラストレベルキャッシュ（LLC）は、キャッシュの形態をとるメモリ階層内の最後の記憶回路と見なすことができる。階層の次の（より下位の）レベルは、そのようなストレージクラスメモリ（SCM）のバックグストアである。そのようなキャッシュは、多数のプロセッサ間で共有され得る。しかしながら、これは義務的ではない。

【 0 0 1 8 】

いくつかの実施形態では、データ処理装置は、一次電源が揮発性記憶回路に対して利用不可能となることに応じて、揮発性記憶回路に電力を供給するバックアップエネルギー源を備える。バックアップエネルギー源は、持続点を過ぎた揮発性記憶装置の全てが、一次電源が利用不可能となる場合に持続性記憶装置に転送される、最悪ケースシナリオを取り扱うのに十分な容量を有するように選択されている。バックアップエネルギー源は、必ずしもエネルギー供給源である必要はないことに留意されたい。障害中の一次電源のキャパシタンスが関連データの全てを転送するのに十分である場合、これはバックアップエネルギー源自体として機能することができる。

【 0 0 1 9 】

いくつかの実施形態では、データ処理装置は、命令ストリームを実行する処理回路を

10

20

30

40

50

備え、ここで処理回路は、信号を転送回路に送信してデータのサブセットを示すように構成されている。したがって、揮発性記憶装置から持続性記憶装置に転送されるデータに関する信号は、命令を実行するCPUなどの処理回路によって開始され得る。

【0020】

いくつかの実施形態では、持続性記憶回路は、処理回路から信号を受信するように構成されており、データがアクセスされることになる持続性記憶回路内のロケーションを示す。持続性記憶回路は、持続性記憶回路内に記憶された個々のバイトがデバイスドライバを使用することなくアドレス指定され得るという点で、アドレス指定可能なバイトであり得る。これは、(潜在的に4kBのデータを記憶する)データのブロックが、個々のバイトではなく一度に記憶又はアクセスされる他の形態の記憶装置とは対照的である。バイト
10
アドレス指定可能記憶装置を有することの結果として、CPUと記憶回路自体との間の待ち時間は、デバイスドライバが仲介として機能するのに必要とされる状況よりも改善することができる。

【0021】

いくつかの実施形態では、持続性記憶回路は、転送回路から信号を受信するように構成されており、データがアクセスされることになる持続性記憶回路内のロケーションを示す。

【0022】

いくつかの実施形態では、信号は、データが書き込まれることなる持続性記憶回路内のロケーションを示す。
20

【0023】

いくつかの実施形態では、処理回路は、データのサブセットが揮発性記憶回路から持続性記憶回路に転送されている間に、命令ストリームを実行し続けるように構成されている。これにより、データが揮発性記憶装置から持続性記憶装置に転送されている間に、処理回路が動作し続けることが可能になる。したがって、転送を実行する作業は、処理回路から「オフロード」される。

【0024】

ここで、特定の実施形態を、図面を参照して説明する。

【0025】

図1は、いくつかの実施形態による装置100を示している。装置は、命令ストリームを実行する中央処理装置(CPU)110を含む。これらの命令の実行中、CPU110は、キャッシュ120及びストレージクラスメモリ(SCM)150の形態の1つ以上の記憶回路を使用することができる。
30

【0026】

装置100内には、電源190が設けられている。電源190は、CPU120、及び記憶回路120、150のそれぞれに電力供給する。電源190から電力が供給される限り、各記憶回路にアクセスすることができる。しかしながら、キャッシュ120は「揮発性」であり、その結果、記憶された任意のデータは、電力が供給されなくなると失われ得る。キャッシュ120は、バックアップバッテリー170を備えている。電力が失われた場合、このキャッシュ120は、記憶されたデータをSCM150に転送するように設計されている。このようにして、たとえキャッシュが揮発性記憶装置である場合であっても、電力障害の場合に、記憶されたデータを保持するための約束又は保証を提供することによって、持続的な方法で機能することが可能であり得る。したがって、これらのキャッシュは、持続点160の後ろに存在する。将来の持続性の約束又は保証を与えられて持続性であるとマークされ、キャッシュ120に記憶されたデータは、たとえ電力障害の場合であって保存される。
40

【0027】

しかしながら、そのような持続性データが常に保存されることは保証されない。例えば、バッテリーバックアップ170が電源190と同時に障害となった場合、又は以前に障害となっており問題としてのフラグが立てられていなかった場合には、キャッシュ120
50

に記憶されたデータが S C M 1 5 0 に転送されることは不可能になる。したがって、状況によっては、より強い約束又は保証が望ましい場合がある。これは、データベースメンテナンスレコード又はジャーナルファイルシステム内のジャーナルなどの、より重要なデータを有する場合であり得る。したがって、本装置 1 0 0 はまた、データ連続性のはるかに強い約束又は保証が提供される、深い持続点 1 7 0 を定義する。実際に、この実施例では、深い持続点 1 7 0 は、S C M 1 5 0 の境界に設定される。その結果、この実施例では、深い持続点 1 7 0 を越えて記憶されるデータは、常に持続的に記憶される。

【 0 0 2 8 】

上記の段落では、電力障害が発生する状況について説明した。しかしながら、発生し得る他の形態の障害が存在することを理解されたい。例えば、電力スパイク、回路内のわずかなエラー又は欠陥、及び特定の形態の攻撃（例えば、D R A M の場合のローハマー）は、記憶回路内の個々のビットを反転させ得る。これは、E C C などの技術によって緩和することができる。しかしながら、この方法で、全てのエラーが修復されるか、又は完全に抑制され得るわけではない。その結果、これらのエラーが発生し得る範囲を制限するために、深い持続点 1 7 0 でデータが記憶されることが望ましい場合がある。

【 0 0 2 9 】

電力障害が生じたときに、持続点 1 6 0 を過ぎて揮発性記憶回路から持続性記憶回路まで自動的に転送されているデータに加えて、C P U 1 1 0 は、キャッシュ 1 2 0 に記憶されたデータのサブセットを持続性記憶回路 1 5 0 に能動的にプッシュすることもまた可能である。この技術を、図 4 を参照してより詳細に説明する。

【 0 0 3 0 】

図 2 は、いくつかの実施形態による装置 1 0 0 を示している。この装置は、この装置がレベル 1 キャッシュ 1 2 0、レベル 2 キャッシュ 1 3 0、レベル 3 キャッシュ 1 4 0、及びストレージクラスメモリ（S C M）1 5 0 の形態の記憶回路を含むメモリ階層 1 9 5 を含むことを除いて、図 1 を参照して示される装置と同様である。レベル 1 キャッシュ 1 2 0 などのメモリ階層 1 9 5 の上部に向けたそれらの回路は、S C M 1 5 0 などの階層 1 9 5 の底部におけるそれらの記憶回路よりも小さくかつより速い。

【 0 0 3 1 】

レベル 1 キャッシュ 1 2 0、レベル 2 キャッシュ 1 3 0、及びレベル 3 キャッシュ 1 4 0 は、「揮発性」媒体から構成されており、その結果、記憶されている任意のデータは、それらが電力を供給されなくなると失われ得る。レベル 2 キャッシュ 1 3 0 及びレベル 3 キャッシュ 1 4 0 には、バックアップバッテリー 1 7 0、1 7 5 が設けられている。電力が失われた場合、これらのキャッシュ 1 3 0、1 4 0 は、記憶されたデータを S C M 1 5 0 に転送するように設計されている。このようにして、たとえレベル 2 キャッシュ 1 3 0 及びレベル 3 キャッシュ 1 4 0 が揮発性記憶装置であっても、電力障害の場合に記憶されたデータを保持するための約束又は保証を提供することによって、持続的な方法で機能することが可能であり得る。したがって、これら 2 つのキャッシュは、持続点 1 6 0 の後ろに存在する。（持続点 1 6 0 の前にある）レベル 1 キャッシュ 1 2 0 は、そのようなメカニズムを提供しない。この階層 1 9 5 内で、レベル 3 キャッシュ 1 4 0 は、ラストレベルキャッシュ（L L C）として記述される。L L C は、階層 1 9 5 で生じる最後のキャッシュである。

【 0 0 3 2 】

図 2 は、メモリ階層 1 9 5 に関して説明されている本技術を例示しているが、データ書き込みがバッファされる他のロケーションにも適用可能であることに留意されたい。例えば、レベル 3 キャッシュ 1 4 0 と S C M 1 5 0 との間に位置し得る相互接続及びメモリコントローラに適用可能である。

【 0 0 3 3 】

図 3 は、S C M 1 5 0 の挙動を示している。特に、図 3 は、S C M 1 5 0 がどのようにバイトアドレス指定可能記憶装置として使用され得るかを示している。バイトアドレス指定可能記憶装置により、C P U 1 1 0 などのプロセッサが、記憶回路 1 5 0 内の特定の

バイトに書き込み又は記憶する命令を実行することが可能である。さらに、揮発性記憶装置から持続性記憶装置にデータをコピーする転送回路、又はSCM150は、記憶回路内の特定のバイトにアクセスするための書き込みを発行することができる。この書き込みは、記憶回路150によって直接解釈される。換言すれば、CPU110からの書き込みを解釈するために、及びそのデバイスドライバによってその記憶回路に発行される更なる信号のために、デバイスドライバが提供される必要はない。この1つの結果は、データが必ずしもブロックベースでブロックにアクセスされる必要はないことである。特に、バイトアドレス指定可能でない記憶回路は、多数のバイトが同時にアクセスされなければならないようにブロック配向される傾向がある。デバイスドライバはしたがって、多くの場合、記憶回路とCPUとの間のバッファ又は仲介として機能し、必要なブロックを引き寄せ、ブロック上のアクセスを実行して所望のバイトに影響を及ぼし、次いでブロックを記憶装置に戻す。しかしながら、バッファからのそのようなローディング及び保存は、記憶回路とCPUとの間の変換を必要とするため、時間がかかり得る。その結果、ブロックベース記憶装置は、バイトアドレス指定可能記憶装置よりも遅くなる傾向がある。当然のことながら、これは、バイトのグループで同時に動作する任意の記憶回路が、「ブロックベース記憶装置」と言えるわけではない。その代わりに、差別化要因は、デバイスドライバの存在と見なすことができる。

10

【0034】

図3の実施例では、バイト0x0101への読み出し命令の形態でCPU110によって発行される読み出し命令は、記憶回路150にバイト0x0101に記憶されているデータに回答させることが示されている。この実施例では、データは、デバイスドライバを必要とせずにCPU110に戻される10010011である。

20

【0035】

図4は、いくつかの実施形態による装置300を示している。装置300は、揮発性記憶回路130及び持続性記憶回路150と共に、命令ストリームを実行するCPU110を更に含む。回路300は、持続点160を更に含む。しかしながら、この実施例では、持続点は、CPU110のすぐ下に設定される。物理的観点から揮発性媒体から構成される揮発性記憶回路130は、持続点160を下回り、バックアップバッテリー175によって支持されている。この実施例では、バックアップバッテリー175が使用されるが、いくつかの状況では、障害中の主電源190のキャパシタンスは、揮発性記憶回路130から持続性記憶回路150に必要なデータを転送するために十分であり得ることを理解されたい。そのような場合、バックアップバッテリー175は必要とされなくてもよい。深い持続点170は、持続性記憶回路150の境界にあるように設定されている。

30

【0036】

この実施例では、転送回路320は、電源190が故障した場合及び故障したときに、揮発性記憶回路から持続性記憶回路150に関連データを転送する責任を負う。加えて、この実施例では、持続性記憶回路150は相互接続回路330を介してアクセスされる。したがって、持続性記憶回路150は、CPU110を含む多数の異なるCPUにアクセス可能な記憶回路であり得る。加えて、CPU110は、トランスレーションルックアサイドバッファ(TLB)310を含む。TLB310は、仮想メモリアドレスを物理メモリアドレスに変換する責任を負う。TLB310は、変換を実行するために、又はそのような変換の結果を記憶するために、ページウォーキング回路と組み合わせて機能し得る。

40

【0037】

この実施例では、CPU110は、揮発性記憶回路130から転送されるデータのサブセットを示す記述子を構築することができる。記述子は、仮想マシン識別子(VMID)、アプリケーション空間識別子(ASID)、使用モード、及びアドレスなどの1つ以上の識別子を示すことができる。次いで、CPUは、記述子を使用して転送回路320を管理し、それによって一致しているデータを転送する、オフロード回路340を呼び出す。記述子内の1つ以上の識別子と一致する、揮発性記憶回路130内に記憶されているデ

50

ータのサブセットは次いで、持続性記憶回路 150 に転送される。この実施形態では、転送回路 320 を管理するオフロード回路 340 への転送を完了するタスクをオフロードすることによって、転送プロセスが CPU 110 と非同期的に発生する。したがって、CPU 110 は、転送が行われる間、命令を実行し続けることができる。次いで、揮発性記憶回路 130 に記憶されているデータのサブセットは、主電源 190 からの電力損失がないにもかかわらず、深い持続点 170 にプッシュされる。そのような動作は、データのサブセットをより良好に保護するためにとられ得る。その結果、例えば、バックアップ電源が問題を解決できない複数の電力障害又はハードウェアエラーの結果として、このデータが破損又は失われる可能性がより低くなる。揮発性記憶回路 130 に記憶されたデータのサブセットは識別子を介して指定されているため、揮発性記憶回路 130 内の全てのデータが、深い持続点 170 にプッシュされる必要はない。したがって、これにより、揮発性記憶回路 130 に記憶されたデータの全てが転送回路 320 によって持続性記憶回路 150 に転送される状況とは対照的に、帯域幅消費を低減することができる。

10

【0038】

転送されるデータのサブセットを示す記述子は、データのサブセットのルックアップ又は検索が持続点 160 の後ろに存在する揮発性記憶装置のみに制約され得るかどうかを通信するオプションを追加的に有し得る。このオプションは、データのサブセットが持続点 160 に既に以前にプッシュされており、したがって最終的に（電力障害時に）持続性となったことが保証又は約束されたことが既知の場合に使用することができる。

【0039】

いくつかの実施形態では、転送はコピーの形態をとる。結果として、データは、その現在の形態で保存されているが、更に揮発性記憶回路 130 内に記憶し続けることによって、迅速にアクセスし続けることができる。これにより、待ち時間を低減するためのステップを更に取りながら、データのコピーを保存する。しかしながら、揮発性記憶回路 130 内にのみ記憶されているデータに対する将来の修正により、持続性記憶回路 150 にプッシュされたデータと比較して、損失のリスクが増大する。

20

【0040】

これらの実施例では、持続点 160 及び深い持続点 170 は、特定の記憶回路の境界に設定されることに留意されたい。しかしながら、他の実施形態では、持続点 160 は、記憶回路の一部をカバーするように設定され得る。例えば、揮発性記憶回路 130 の一部のみが、バックアップバッテリー 175 によってバックアップされ得る。

30

【0041】

図 5 A は、TLB の一例を示している。図 5 A では、テーブルの各行は、仮想アドレス、仮想アドレスが変換される物理アドレス、メモリロケーションが持続的な方法で使用されることを意図しているかどうかを示すタイプ（又は、他の実施形態では、メモリが持続性であるべきロケーション）、仮想アドレスに関連付けられた仮想マシン識別子、及び仮想アドレスに関連付けられたアプリケーション空間識別子、を含む。検討されるように、「クリーン」命令又はオフロードコマンドで提供される識別子により、持続性記憶回路 150 に転送される、要求された識別子と一致するそれらの PTE 属性を有するメモリの領域に関連付けられた揮発性記憶装置内に、データが生成される。クリーン命令で CPU 110 によって提供される識別子は、仮想アドレス又は物理アドレスに関連し得ることを理解されたい。

40

【0042】

図 5 B は、デバイス間の要求をルーティングするために使用される、相互接続ルーティング回路 330 のテーブルに使用され得るテーブルを示している。そのようなテーブルは、その要求のアドレスに基づいて、要求が発行されることになる特定のデバイスを示すために使用される。したがって、テーブルの列には、アドレス列、ハードウェアの一部を識別するハードウェア ID 列、及び前述のタイプ列が含まれる。

【0043】

これらの実施例では、メモリの特定のバイトに対して個々のエントリが提供される。

50

しかしながら、テーブルのエントリは、あるいは、特定のアドレス/バイト範囲（仮想又は物理のいずれか）を識別することができる。

【 0 0 4 4 】

図 6 は、いくつかの実施形態による、クリーンプロセスがどのように実行されるかを示すフローチャート 5 0 0 を示している。プロセスは、CPU が命令ストリームを実行するステップ 5 1 0 において開始する。これらの命令の実行中のある時点において、ステップ 5 2 0 での CPU 1 1 0 は、クリーン信号/コマンド/記述子をオフロード回路 3 4 0 に発行する。この実施例では、記述子は、特定の VMID を指定する。この時点において、2 つの動作が同時に発生する。ステップ 5 3 0 において、CPU は、命令ストリーム内の命令を実行し続ける。その間、ステップ 5 4 0 において、オフロード回路 3 4 0 は、転送回路 3 2 0 によって、ステップ 5 2 0 で発行されたクリーン信号で指定された VMID と一致する揮発性記憶回路 1 3 0 内のエントリを、揮発性記憶回路 1 3 0 から持続性記憶回路 1 5 0 へ（すなわち、深い持続点を過ぎて）転送させる。ステップ 5 5 0 において、転送が完了したかどうかが判定される。もしそうでない場合、ステップ 5 3 0 及び 5 4 0 は継続する。転送が完了した場合、ステップ 5 6 0 において、プロセスは、CPU 1 1 0 を中断して転送が行われることを示すことによって終了する。これにより、割り込みが発生するか、又は確認応答信号が CPU 1 1 0 に返送される結果となり得る。

10

【 0 0 4 5 】

したがって、転送回路 3 2 0 を使用してデータエントリが揮発性記憶回路から持続性記憶回路 1 5 0 に転送されるのと同時に CPU 1 1 0 が命令を実行することができるが、前述の説明からである。したがって、CPU 1 1 0 が動作を継続的に監督する必要はない。さらに、特定の識別子が提供され得るため、揮発性記憶回路 1 3 0 から持続性記憶回路 1 5 0 に保存される多数のアドレスを個別に発行するために、CPU 1 1 0 が、動作を監督するソフトウェアの使用により時間がかかり、CPU 1 1 0 に他の命令を同時に実行させることができなくなる可能性があるソフトウェアを使用する必要はない。

20

【 0 0 4 6 】

図 7 は、例えば転送回路 3 2 0 によって実行され得る、いくつかの実施形態によるデータ処理の方法を示すフローチャート 6 0 0 を示している。プロセスは、通知が受信されるステップ 6 1 0 において開始する。ステップ 6 2 0 において、一次電力障害が発生したかどうか判定される。すなわち、通知が、一次電源が利用不可能になっているという通知であるかどうか判定される。もしそうであれば、転送回路 3 2 0 は、持続性であるようにマークされた揮発性記憶回路 1 3 0 内にあるデータを持続性記憶回路 1 5 0 に転送させる。次いで、プロセスはステップ 6 1 0 に戻る。ステップ 6 2 0 において通知によって一次電力障害が示されていない場合、ステップ 6 4 0 において、データの転送に対する明示的な要求が行われているかどうか判定される。もしそうであれば、ステップ 6 5 0 において、明示的な要求に示されるデータのサブセットが持続性記憶回路 1 5 0 で転送される。このプロセスは、CPU 1 1 0 が転送される個々のアドレスのそれぞれ及び全てを指示することを必要とせずに行われてもよく、したがって図 6 を参照して説明されている他の命令を示すために CPU 1 1 0 を解放する。転送を実行した後、プロセスはプロセス 6 1 0 に戻る。ステップ 6 4 0 において明示的な要求が発行されない場合、受信されている通知のための適切なハンドラがステップ 6 6 0 において実行され、その後プロセスはステップ 6 1 0 に戻る。

30

40

【 0 0 4 7 】

したがって、上記の段落では、持続点 1 6 0 及び深い持続点 1 7 0 の両方がどのように動作することができるかを説明している。転送回路 3 2 0 は、一次電力障害に応じて、持続点 1 6 0 から深い持続点 1 7 0 までデータを転送させる。CPU 1 1 0 はまた、機密又は非常に重要なデータを深い持続点にプッシュさせることができる。これにより、そのデータに対するより良好なセキュリティを提供し、その損失又は破損に対してより良好なセーフガードを提供する。深い持続点 1 7 0 にプッシュされるデータのサブセットのみを指定することによって、全てのデータが転送された場合に必要とされる帯域幅の使用を低

50

減することが可能である。

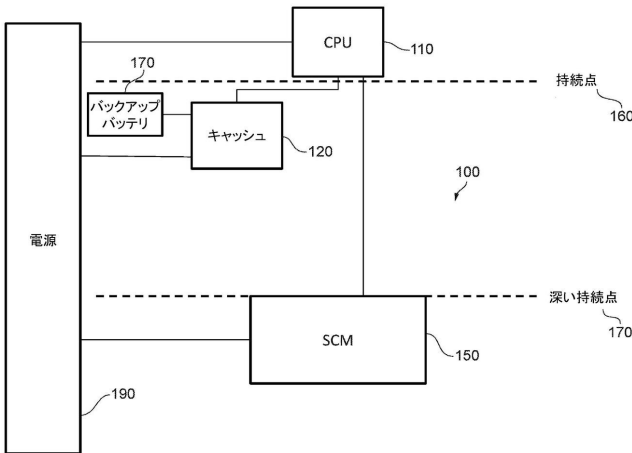
【0048】

本出願において、「～ように構成される (configured to)」という用語は、装置の要素が、定義された動作を実行することができる構成を有することを意味するために使用される。このコンテキストにおいて、「構成」は、ハードウェア又はソフトウェアの相互接続の構成又は方法を意味する。例えば、装置は、定義された動作を提供する専用ハードウェアを有してもよく、又はプロセッサ若しくは他の処理デバイスは、機能を実行するようにプログラムされてもよい。「構成されている」は、定義された動作を提供するために、装置要素を任意の方法で変更する必要を意味しない。

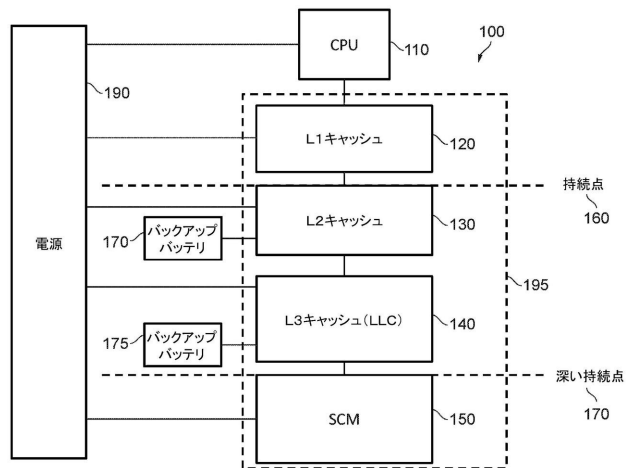
【0049】

本発明の例示的な実施形態が添付の図面を参照して本明細書で詳細に説明されてきたが、本発明はそれらの正確な実施形態に限定されず、添付の特許請求の範囲によって定義される本発明の範囲及び精神から逸脱することなく、当業者によって様々な変更、追加、及び修正を行うことができることを理解されたい。例えば、従属請求項の特徴の様々な組み合わせは、本発明の範囲から逸脱することなく、独立請求項の特徴によって作製され得る。

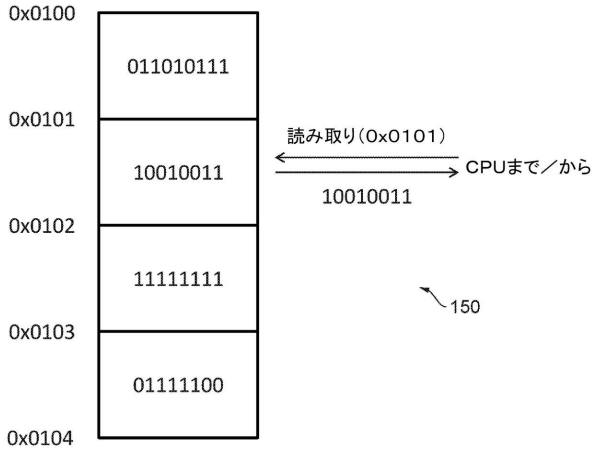
【図1】



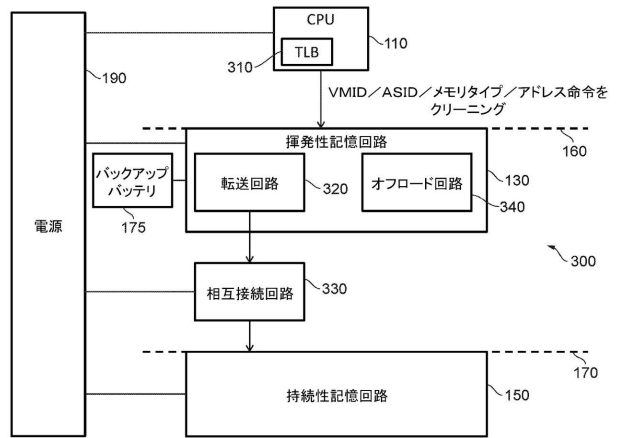
【図2】



【図3】



【図4】



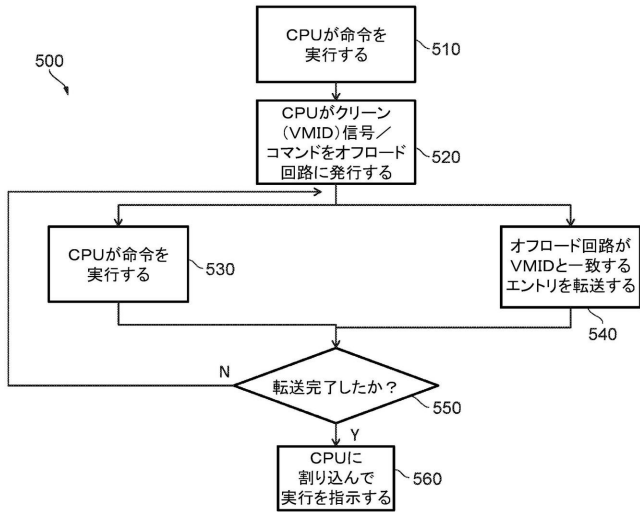
【図5A】

仮想	物理	使用	VMID	ASID
0x0013311	0x0344	0	111	31
0x3110D41	0xDD11	1	4119	4
0xF311986	0x5F01	1	1	19

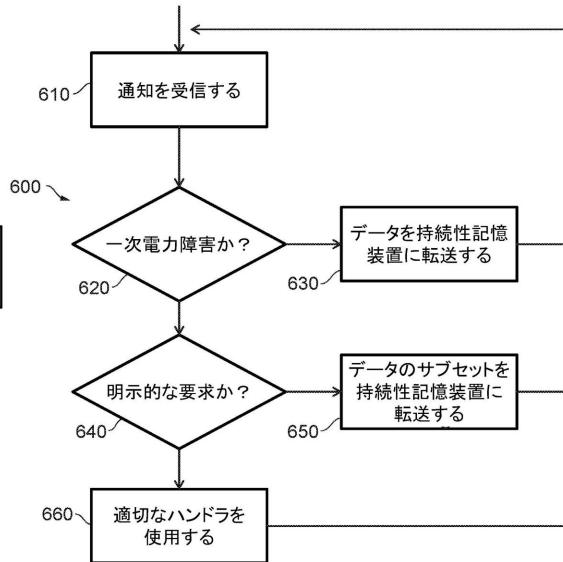
【図5B】

アドレス	ハードウェア ID	使用
0x0013311	4	0
0x3110D41	1	1
0xF311986	7	1

【図6】



【図7】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/GB2019/052947

A. CLASSIFICATION OF SUBJECT MATTER INV. G06F12/0804 G06F12/0897 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2018/032439 A1 (JENNE JOHN E [US] ET AL) 1 February 2018 (2018-02-01)	1-3,5-17
Y	paragraph [0042] - paragraph [0048]; figures 1-5 paragraph [0077] - paragraph [0086]	4
X	US 2018/024768 A1 (NGUYEN VINCENT [US] ET AL) 25 January 2018 (2018-01-25)	1,16,17
Y	paragraph [0010] - paragraph [0033]; figures 1-4 ----- US 2011/238947 A1 (NISHIGUCHI NAOKI [JP] ET AL) 29 September 2011 (2011-09-29)	4
	paragraph [0089] - paragraph [0095] paragraph [0102] - paragraph [0134] -----	
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 21 January 2020		Date of mailing of the international search report 29/01/2020
Name and mailing address of the ISA/ European Patent Office, P.B. 6818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040 Fax: (+31-70) 340-3016		Authorized officer Toader, Elena Lidia

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/GB2019/052947

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2018032439 A1	01-02-2018	NONE	
US 2018024768 A1	25-01-2018	US 2018024768 A1 WO 2016130163 A1	25-01-2018 18-08-2016
US 2011238947 A1	29-09-2011	JP 5459006 B2 JP 2011203854 A US 2011238947 A1	02-04-2014 13-10-2011 29-09-2011

フロントページの続き

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

Fターム(参考) 5B205 MM01 MM36 MM51 RR04 UU31 WW16