

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2021-63717
(P2021-63717A)

(43) 公開日 令和3年4月22日(2021.4.22)

(51) Int. Cl. F I テーマコード(参考)
GO4R 20/12 (2013.01) GO4R 20/12 2F002
GO4G 5/00 (2013.01) GO4G 5/00 J

審査請求 未請求 請求項の数 7 O L (全 14 頁)

(21) 出願番号 特願2019-188449 (P2019-188449)
 (22) 出願日 令和1年10月15日(2019.10.15)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区新宿四丁目1番6号
 (74) 代理人 100116665
 弁理士 渡辺 和昭
 (74) 代理人 100179475
 弁理士 仲井 智至
 (74) 代理人 100216253
 弁理士 松岡 宏紀
 (72) 発明者 宮原 史明
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 2F002 AA07 FA16

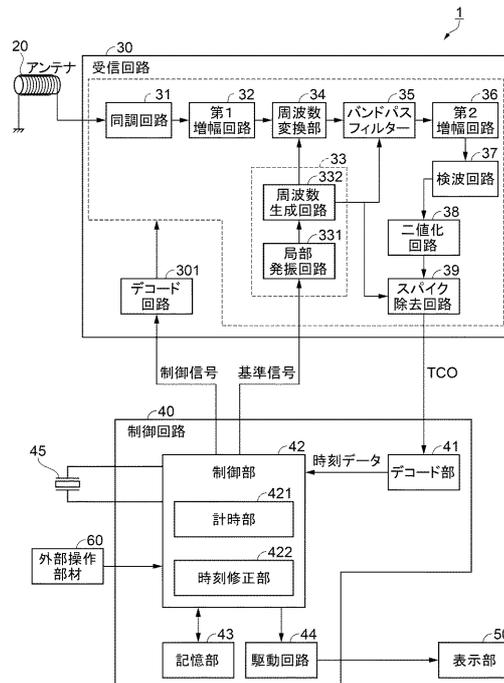
(54) 【発明の名称】 電波修正時計及び電波修正時計の時刻修正方法

(57) 【要約】 (修正有)

【課題】 制御回路による消費電力の増加を防止する電波修正時計を提供する。

【解決手段】 電波修正時計1は、標準電波を受信するアンテナ20と、標準電波から二値信号を生成し、標準電波の種類に応じて決定される所定期間内の二値信号の信号変化を無効化することによりタイムコード信号を生成する受信回路30と、内部時刻を計時し、タイムコード信号から時刻データを取得し、時刻データに基づいて内部時刻を修正する制御回路40と、を備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

標準電波を受信するアンテナと、

前記標準電波から二値信号を生成し、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することにより、タイムコード信号を生成する受信回路と、

内部時刻を計時し、前記タイムコード信号から時刻データを取得し、前記時刻データに基づいて前記内部時刻を修正する制御回路と、

を備えることを特徴とする電波修正時計。

【請求項 2】

前記所定期間は、前記標準電波のコード間におけるパルス幅の差の最小値に応じて決定されることを特徴とする請求項 1 に記載の電波修正時計。

【請求項 3】

前記所定期間は、前記標準電波のコード間におけるパルス幅の差の最小値の 5 % ~ 15 % であることを特徴とする請求項 1 に記載の電波修正時計。

【請求項 4】

前記受信回路は、前記信号変化のパルス幅の測定に用いられる局部発振信号を生成する局部発振信号生成部と、前記標準電波に基づく信号に対して、前記局部発振信号を用いてフィルタリング処理を実行するバンドパスフィルターとを有することを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の電波修正時計。

【請求項 5】

前記制御回路は、前記標準電波に対する前記タイムコード信号の遅延を補償して前記内部時刻を修正することを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の電波修正時計。

【請求項 6】

前記制御回路は、前記所定期間を示す情報を記憶する記憶部を有することを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の電波修正時計。

【請求項 7】

アンテナによって標準電波を受信することと、

受信回路によって前記標準電波から二値信号を生成することと、

前記受信回路によって、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することにより、タイムコード信号を生成することと、

制御回路によって内部時刻を計時することと、

前記制御回路によって前記タイムコード信号から時刻データを取得することと、

前記制御回路によって前記時刻データに基づいて前記内部時刻を修正することと、

を含むことを特徴とする電波修正時計の時刻修正方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電波修正時計及び電波修正時計の時刻修正方法に関する。

【背景技術】**【0002】**

特許文献 1 は、標準電波を受信してタイムコード信号を出力する受信部と、CPU で構成され、タイムコード信号をサンプリングしてノイズ除去する処理手段とを備える電波修正時計を開示する。

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特開 2017 - 15621 号公報

【発明の概要】**【発明が解決しようとする課題】**

10

20

30

40

50

【 0 0 0 4 】

しかしながら、特許文献 1 に記載の技術では、処理手段においてソフトウェアによりノイズ除去のフィルター処理を実行するため、電波修正時計の処理手段における消費電力を増加させてしまう。

【課題を解決するための手段】

【 0 0 0 5 】

第 1 態様は、標準電波を受信するアンテナと、前記標準電波から二値信号を生成し、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することによりタイムコード信号を生成する受信回路と、内部時刻を計時し、前記タイムコード信号から時刻データを取得し、前記時刻データに基づいて前記内部時刻を修正する制御回路と、を備える電波修正時計である。

10

【 0 0 0 6 】

第 2 態様は、第 1 態様において、前記所定期間が、前記標準電波のコード間におけるパルス幅の差の最小値に応じて決定されることである。

【 0 0 0 7 】

第 3 態様は、第 1 態様において、前記所定期間が、前記標準電波のコード間におけるパルス幅の差の最小値の 5 % ~ 1 5 % であることである。

【 0 0 0 8 】

第 4 態様は、第 1 乃至第 3 態様の何れかにおいて、前記受信回路が、前記信号変化のパルス幅の測定に用いられる局部発振信号を生成する局部発振信号生成部と、前記標準電波に基づく信号に対して、前記局部発振信号を用いてフィルタリング処理を実行するバンドパスフィルターとを有することである。

20

【 0 0 0 9 】

第 5 態様は、第 1 乃至第 4 態様の何れかにおいて、前記制御回路が、前記標準電波に対する前記タイムコード信号の遅延を補償して前記内部時刻を修正することである。

【 0 0 1 0 】

第 6 態様は、第 1 乃至第 5 態様の何れかにおいて、前記制御回路が、前記所定期間を示す情報を記憶する記憶部を有することである。

【 0 0 1 1 】

第 7 態様は、アンテナによって標準電波を受信することと、受信回路によって前記標準電波から二値信号を生成することと、前記受信回路によって、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することにより、タイムコード信号を生成することと、制御回路によって内部時刻を計時することと、前記制御回路によって前記タイムコード信号から時刻データを取得することと、前記制御回路によって前記時刻データに基づいて前記内部時刻を修正することと、を含む電波修正時計の時刻修正方法である。

30

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】実施形態に係る電波修正時計を説明するブロック図。

【図 2】スパイク除去回路を説明するブロック図。

40

【図 3】コード間のパルス幅差の最小値及びスパイク除去期間を説明する表。

【図 4】受信部における各信号を説明するタイミング図。

【図 5】弱電界強度の場合の受信部における各信号を説明するタイミング図。

【図 6】スパイク除去回路の動作を説明するタイミング図。

【図 7】スパイク除去回路の動作の他の例を説明するタイミング図。

【図 8】電波修正時計の動作の一例を説明するフローチャート。

【図 9】スパイク除去回路の他の例を説明するブロック図。

【発明を実施するための形態】

【 0 0 1 3 】

以下、図面を参照して本発明の実施形態を説明する。図面においては、同一又は類似の

50

要素には同一又は類似の符号をそれぞれ付して、重複する説明を省略する。

【 0 0 1 4 】

図 1 に示すように、実施形態に係る電波修正時計 1 は、アンテナ 2 0、受信回路 3 0、制御回路 4 0、表示部 5 0、外部操作部材 6 0、及び、基準発振回路 4 5 を備える。電波修正時計 1 は、例えばユーザーの手首に装着される腕時計である。電波修正時計 1 は、他の携帯時計、置時計、壁掛け時計等であってもよい。

【 0 0 1 5 】

アンテナ 2 0 は、受信回路 3 0 と協働することにより標準電波を受信する。標準電波は、例えば長波の搬送波によりタイムコードを伝達する、種々の無線局により送信される電波である。標準電波は、無線局によりそれぞれ異なる種類の搬送周波数及びタイムコードを有する。アンテナ 2 0 は、受信した標準電波を示す信号を受信回路 3 0 に出力する。

10

【 0 0 1 6 】

受信回路 3 0 は、標準電波を示す信号からタイムコード信号 (T C O : Time Code Out) を生成し、制御回路 4 0 に出力する。受信回路 3 0 は、同調回路 3 1、第 1 増幅回路 3 2、局部発振信号生成部 3 3、周波数変換部 3 4、バンドパスフィルタ (B P F) 3 5、第 2 増幅回路 3 6、検波回路 3 7、二値化回路 3 8、スパイク除去回路 3 9、及び、デコード回路 3 0 1 を備える。

【 0 0 1 7 】

同調回路 3 1 は、アンテナ 2 0 と共に並列共振回路を構成する。同調回路 3 1 は、特定の周波数の電波をアンテナ 2 0 に受信させる。同調回路 3 1 は、アンテナ 2 0 により受信された標準電波を電圧信号に変換し、受信信号として第 1 増幅回路 3 2 に出力する。同調回路 3 1 は、制御回路 4 0 による制御に応じて、複数種類のうち任意の種類の標準電波を受信する。

20

【 0 0 1 8 】

第 1 増幅回路 3 2 は、同調回路 3 1 から入力された受信信号を所定のゲインで増幅し、周波数変換部 3 4 に出力する。受信回路 3 0 は、検波回路 3 7 により検波される信号に基づいて、第 1 増幅回路 3 2 のゲインを調整するゲインコントロール回路を更に備えてもよい。

【 0 0 1 9 】

局部発振信号生成部 3 3 は、局部発振回路 3 3 1 及び周波数生成回路 3 3 2 を備える。局部発振信号生成部 3 3 は、基準信号に基づいて周波数を有する局部発振信号を生成する。局部発振信号生成部 3 3 は、局部発振信号を周波数変換部 3 4、B P F 3 5 及びスパイク除去回路 3 9 に出力し得る。局部発振信号生成部 3 3 は、例えば位相同期回路 (P L L) を含む。

30

【 0 0 2 0 】

局部発振回路 3 3 1 は、制御回路 4 0 から入力される基準信号に基づいて、所定周波数の発振信号を生成する。周波数生成回路 3 3 2 は、局部発振回路 3 3 1 から入力された信号を分周することにより、所定の周波数を有する局部発振信号を生成する。局部発振信号は、周波数変換部 3 4 における周波数の変換に用いられる局部発振周波数を有する。局部発振周波数は、アンテナ 2 0 に受信される標準電波の周波数に応じて決定される。周波数生成回路 3 3 2 は、例えばデジタル分周器から構成される。

40

【 0 0 2 1 】

周波数変換部 3 4 は、第 1 増幅回路 3 2 から入力される受信信号と、局部発振信号生成部 3 3 から入力される局部発振信号とを混合することにより、中間周波数を有する処理用信号を生成し、B P F 3 5 に出力する。例えば、受信信号の周波数を f_0 、局部発振周波数を f_1 とすると、周波数変換部 3 4 は、中間周波数が $|f_0 - f_1|$ である処理用信号を生成し、B P F 3 5 に出力する。処理用信号の周波数が 3 0 k H z であり、4 0 k H z の標準電波が受信される場合、局部発振周波数は 7 0 k H z である。同様に、標準電波が 6 0 k H z の場合、局部発振周波数は 9 0 k H z である。標準電波が 7 7 . 5 k H z の場合、局部発振周波数は 1 0 7 . 5 k H z である。

50

【 0 0 2 2 】

B P F 3 5 は、標準電波に基づく信号に対して、局部発振信号生成部 3 3 から入力される局部発振信号を用いてフィルタリング処理を実行する。B P F 3 5 は、周波数変換部 3 4 から入力された処理用信号のうち、中間周波数を中心とする所定の帯域の信号成分のみを通過させ、帯域外の周波数成分の信号を遮断する。第 2 増幅回路 3 6 は、B P F 3 5 を通過した受信信号を入力し、固定のゲインで更に増幅する。

【 0 0 2 3 】

検波回路 3 7 は、第 2 増幅回路 3 6 において増幅された受信信号に対して包絡線検波を実施する。検波回路 3 7 は、整流器及びローパスフィルターを備える。検波回路 3 7 は、第 2 増幅回路 3 6 から入力される受信信号を整流及び濾波することにより、包絡線信号を取得し、二値化回路 3 8 に出力する。

10

【 0 0 2 4 】

二値化回路 3 8 は、検波回路 3 7 から入力される包絡線信号に対して二値化を実施することにより、受信信号に基づく二値信号を生成する。二値化回路 3 8 は、例えば二値化コンパレータで構成される。二値化回路 3 8 は、包絡線信号の電圧が基準値を上回っている場合にはハイレベル電圧値を有する信号を二値信号としてスパイク除去回路 3 9 に出力する。二値化回路 3 8 は、包絡線信号の電圧が基準電圧以下の場合にはハイレベルより電圧値の低いローレベルの信号を二値信号としてスパイク除去回路 3 9 に出力する。二値化回路 3 8 は、二値信号の各レベルの関係が反転されるように構成されてもよい。

20

【 0 0 2 5 】

その他、二値化回路 3 8 として、A D コンバータおよびレベル選択部が採用されてもよい。例えば、包絡線検波後のアナログ信号をデジタル化する A D コンバータとして、10bit の A D コンバータを用いた場合、10 本のデジタル信号がレベル選択部に出力される。そこで、レベル選択部は制御信号に基づき A D コンバータの 10bit の信号を、所定のレベルで二値化して二値信号とすればよい。

【 0 0 2 6 】

スパイク除去回路 3 9 は、二値信号のスパイク除去期間内の信号変化を無効化することにより T C O を生成し、制御回路 4 0 に出力する。スパイク除去期間は、アンテナ 2 0 により受信される標準電波の種類に応じて決定される所定期間である。例えば、スパイク除去期間が 3 0 m s である場合、スパイク除去回路 3 9 は、3 0 m s 内に二値信号のレベルが変化して元に戻る場合、この 3 0 m s 間の信号変化を無効化する。なお、本発明において「スパイク」は所定期間以内のパルス幅を有するパルスを意味する。

30

【 0 0 2 7 】

デコード回路 3 0 1 は、シリアル線等を介して、制御回路 4 0 と通信可能に接続される。デコード回路 3 0 1 は、制御回路 4 0 から入力される制御信号をデコードして、局部発振信号生成部 3 3 、二値化回路 3 8 、スパイク除去回路 3 9 等へ出力する。

【 0 0 2 8 】

制御回路 4 0 は、デコード部 4 1 、制御部 4 2 、記憶部 4 3 、駆動回路 4 4 を有する。制御回路 4 0 は、例えば、中央演算処理装置 (C P U) やマイクロコントローラ等の処理回路を含む。制御回路 4 0 は、電波修正時計 1 の動作に必要な演算を処理するコンピュータシステムを構成する。制御回路 4 0 は、記憶部 4 3 に記憶されるプログラムを実行することにより、デコード部 4 1 、制御部 4 2 等の各機能を実現する。

40

【 0 0 2 9 】

デコード部 4 1 は、スパイク除去回路 3 9 から入力される T C O から時刻データを取得する。具体的には、デコード部 4 1 は、T C O をデコードすることによりタイムコードを抽出し、時刻データとして制御部 4 2 に出力する。

【 0 0 3 0 】

制御部 4 2 は、計時部 4 2 1 及び時刻修正部 4 2 2 を有する。計時部 4 2 1 は、基準発振回路 4 5 から入力される基準信号に基づいて、内部時刻を計時する。時刻修正部 4 2 2 は、デコード部 4 1 から入力される時刻データに基づいて、計時部 4 2 1 により計時され

50

る内部時刻を修正する。制御部 4 2 は、内部時刻を表示部 5 0 に表示させる時刻表示制御信号を生成し、駆動回路 4 4 に出力する。その他、制御部 4 2 は、受信回路 3 0 を制御する制御信号、局部発振周波数を設定する制御信号、スパイク除去期間を設定する制御信号等の各種制御信号を生成し、受信回路 3 0 に出力する。制御部 4 2 は、基準発振回路 4 5 から入力される基準信号の処理周波数に基づいて各種制御処理を実行する。

【 0 0 3 1 】

記憶部 4 3 は、スパイク除去期間を示す情報等、受信回路 3 0 及び制御回路 4 0 の動作に必要な各種データやプログラムを記憶する、コンピューターにより読み取り可能な記憶媒体である。記憶部 4 3 は、例えば半導体メモリーからなる。記憶部 4 3 は、不揮発性の補助記憶装置に限るものでなく、CPU に内蔵されるレジスタやキャッシュメモリー等の主記憶装置を含み得る。記憶部 4 3 は、例えば制御部 4 2 による制御に応じて、スパイク除去期間等の情報が書き換えられてもよい。

10

【 0 0 3 2 】

駆動回路 4 4 は、制御部 4 2 から出力される時刻表示制御信号に基づいて、表示部 5 0 の表示状態を制御し、表示部 5 0 に時刻を表示させる。例えば、表示部 5 0 が液晶パネルを有し、液晶パネルに時刻を表示させる構成である場合、駆動回路 4 4 は、時刻表示制御信号に基づいて、液晶パネルを制御し、液晶パネルに時刻を表示させる。また、表示部 5 0 が文字板および指針を有する構成である場合、駆動回路 4 4 は、指針を駆動させるステッピングモーターに、パルス信号を出力し、ステッピングモーターの駆動力により指針を運針させる。

20

【 0 0 3 3 】

基準発振回路 4 5 は、水晶振動子を備える。基準発振回路 4 5 は、水晶振動子により発振される所定の基準クロック周波数の基準信号を生成し、制御回路 4 0 に入力する。基準クロック周波数は、例えば 3 2 . 7 6 8 k H z である。

【 0 0 3 4 】

表示部 5 0 は、駆動回路 4 4 に駆動制御されることにより、計時部 4 2 1 に計時される内部時刻を表示する。表示部 5 0 は、アナログ式であってもデジタル式であってもよい。アナログ式の場合、表示部 5 0 は、例えば、ステッピングモーター等のアクチュエーター、輪列、指針、文字板等を備える。デジタル式の場合、表示部 5 0 は、液晶ディスプレイ、有機エレクトロルミネッセンスディスプレイ等の表示器等を備える。表示部 5 0 は、計時部 4 2 1 により計時される内部時刻を表示する装置であればどのような構成であってもよい。

30

【 0 0 3 5 】

外部操作部材 6 0 は、例えばリューズ、設定ボタン等により構成される。外部操作部材 6 0 は、利用者により操作されることで制御回路 4 0 に所定の操作信号を出力する。この操作信号としては、例えば、アンテナ 2 0 で受信される標準電波の種類を設定する電波種類設定信号、標準電波を受信して時刻を修正させる修正要求信号などが挙げられる。標準電波の種類として、例えば、日本における J J Y、アメリカ合衆国における W W V B、ドイツにおける D C F 7 7、中国における B P C、イギリスにおける M S F 等が挙げられる。

40

【 0 0 3 6 】

図 2 に示すように、スパイク除去回路 3 9 は、例えば、システムクロック生成回路 3 9 1、エッジ検出回路 3 9 2、期間設定回路 3 9 3、パルス幅測定回路 3 9 4 及び T C O 生成回路 3 9 5 を備える。システムクロック生成回路 3 9 1 は、局部発振信号生成部 3 3 から入力される局部発振信号からシステムクロック信号を生成する。システムクロック信号は、局部発振周波数を有してもよく、他の周波数を有してもよい。エッジ検出回路 3 9 2 は、二値化回路 3 8 から出力された二値信号のエッジを検出する。エッジは、二値信号の立ち上がり又は立ち下がりである。期間設定回路 3 9 3 は、制御回路 4 0 による制御に応じてスパイク除去期間を設定する。

【 0 0 3 7 】

50

パルス幅測定回路 394 は、二値化回路 38 から入力される二値信号のパルス幅を、システムクロック生成回路 391 から入力されるシステムクロック信号を用いて測定する。即ち、パルス幅測定回路 394 は、エッジ検出回路 392 により検出された、直近の立ち上がり及び立ち下がりにより定義されるパルス幅を測定する。即ち、本実施形態において、パルス幅測定回路 394 は、二値信号のオン時間だけでなくオフ時間もパルス幅として測定する。

【0038】

TCO生成回路 395 は、パルス幅測定回路 394 により測定された各パルス幅のうち、期間設定回路 393 に設定されたスパイク除去期間内のパルス幅を有するパルスを無効化する。即ち、TCO生成回路 395 は、二値信号のうち、スパイク除去期間を超えるパルス幅を有するパルスを反映させ、スパイク除去期間以下のパルス幅を有するパルスを除去することにより、TCOを生成する。TCO生成回路 395 は、スパイク除去期間内のオンパルスだけでなく、スパイク除去期間内のオフパルスもパルスとして無効化する。

10

【0039】

図3に示すように、スパイク除去期間は、標準電波の種類に応じて制御回路 40 において決定される。例えば J J Y のタイムコードフォーマットにおいて、200ms のパルス幅を有するパルスにより P コード、500ms のパルス幅を有するパルスにより 1 コード、800ms のパルス幅を有するパルスにより 0 コードがそれぞれ表現される。各コード間におけるパルス幅の差の最小値は 300ms であり、制御回路 40 は、これらのコードを正確に識別する必要がある。このため制御回路 40 は、例えば 300ms の 10% である 30ms をスパイク除去期間に決定する。

20

【0040】

例えばアンテナ 20 が M S F の標準電波を受信する場合、制御回路 40 は、100ms、200ms、500ms の各コードを識別する必要がある、各コード間におけるパルス幅の差の最小値は 100ms である。この場合、制御回路 40 は、例えば 100ms の 10% である 10ms をスパイク除去期間に設定する。このように、制御回路 40 は、アンテナ 20 により受信される標準電波のコード間におけるパルス幅の差の最小値に応じて、スパイク除去期間を決定する。具体的には、制御回路 40 は、コード間におけるパルス幅の差が小さいほど短くなるようにスパイク除去期間を決定すればよい。スパイク除去期間は、短すぎると TCO にノイズが残り、長すぎるとタイムコードの信号幅に影響を及ぼす可能性がある。より具体的な例としては、制御回路 40 は、コード間におけるパルス幅の差の最小値の 5% ~ 15% をスパイク除去期間として決定し得る。このようなスパイク除去期間の設定により、スパイクの除去によるタイムコードへの影響を低減することができる。

30

【0041】

更に、制御回路 40 は、標準電波のコード間におけるパルス幅の差に応じてシステムクロック信号の周波数を決定するようにしてもよい。例えば、制御回路 40 は、コード間におけるパルス幅の差が小さいほど高くなるようにシステムクロック信号の周波数を決定し得る。これにより、パルス幅測定回路 394 におけるパルス幅の測定精度を向上することができる。

40

【0042】

制御回路 40 は、例えば図3に示すような標準電波の種類に紐付けられたスパイク除去期間を記録するテーブルを記憶部 43 から読み出して参照することによりスパイク除去期間を決定する。制御回路 40 は、アンテナ 20 により受信される標準電波の種類に対応するスパイク除去期間をテーブルから検索することにより、スパイク除去期間を決定し得る。制御回路 40 は、アンテナ 20 により受信される標準電波の種類を、TCO から決定してもよく、外部操作部材 60 に対する操作に応じて決定してもよい。

【0043】

例えば図4に示すように、アンテナ 20 により受信される標準電波により、波形 C により表現されるようなタイムコードが伝達される場合を仮定する。この場合、検波回路 37

50

の出力は、例えば波形 D により表現されるような包絡線信号となる。よって、二値化回路 38 の出力は、基準値 T_h に対する包絡線信号の値に応じて、波形 E により表現されるような二値信号となる。この二値信号は、タイムコードの波形 C に対して遅延し、理想的には波形 C に対応する。

【 0 0 4 4 】

但し実際には、環境等の条件により、タイムコードの取得に際して標準電波の電界強度が不足する場合がある。この場合、図 5 に示すように、標準電波のコードを示す波形 C 1 に対して、検波回路 37 の出力は、波形 D に対して不安定な波形 D 1 を有する。これに伴い、二値化回路 38 の出力は、波形 E と比べて標準電波のコードとの類似度が低い波形 E 1 を有する二値信号となる。仮に、二値信号が T C O として制御回路 40 に入力されると、制御回路 40 は、タイムコードを正確に識別することが困難となる。これに対して、電波修正時計 1 は、スパイク除去回路 39 を備えることにより、T C O においてノイズとなるパルスが無効化される。

10

【 0 0 4 5 】

例えば図 6 に示すように、アンテナ 20 により受信される標準電波が J J Y の場合、500ms、200ms のパルス幅を有するコードが標準電波により伝達され得る。このとき、環境の条件等に応じて、二値化回路 38 は、波形 E 2 により表現されるような二値信号を出力したとする。スパイク除去回路 39 は、波形 E 2 における互いに直近の立ち上がり及び立ち下がりを検出し、波形 F 2 のシステムクロック信号を用いて各パルス幅を測定する。スパイク除去回路 39 は、スパイク除去期間である 30ms 以内のパルス幅を有するパルスを二値信号から除去することにより、所定の信号変化を無効化して波形 G 2 により表現されるような T C O として制御回路 40 に出力する。

20

【 0 0 4 6 】

或いは図 7 に示すように、アンテナ 20 により受信される標準電波が D C F 77 の場合、100ms、200ms のパルス幅を有するコードが標準電波により伝達され得る。このとき二値化回路 38 は、例えば波形 E 3 により表現されるような二値信号を出力する。スパイク除去回路 39 は、波形 E 3 の各パルス幅を波形 F 3 のシステムクロック信号を用いて測定する。波形 E 3 のシステムクロック信号の周波数は、波形 E 2 の場合より高くてもよい。スパイク除去回路 39 は、スパイク除去期間である 10ms 以内のパルス幅を有するパルスを二値信号から除去することにより、所定の信号変化を無効化して波形 G 3 により表現されるような T C O として制御回路 40 に出力する。

30

【 0 0 4 7 】

具体的には、パルス幅測定回路 394 は、二値信号の隣接するエッジ間におけるシステムクロック信号の発数と、システムクロック信号の周波数とに基づいて、二値信号における各パルス幅を測定する。T C O 生成回路 395 は、パルス幅測定回路 394 による測定結果に応じて、二値信号における各パルスに対して有効及び無効を決定することにより T C O を生成する。このため、T C O 生成回路 395 から出力される T C O は、二値化回路 38 から出力される二値信号に対して、スパイク除去期間以上の遅延時間を有する。更に、図 4 及び図 5 に示す例のように、二値信号は、標準電波におけるタイムコードに対して一定の遅延時間を有する。よって、制御回路 40 に入力される T C O は、標準時を示す標準電波のタイムコードに対して、所定の遅延時間を有する。

40

【 0 0 4 8 】

このため、時刻修正部 422 は、デコード部 41 から入力される時刻データに対して、標準電波に対する T C O の遅延を補償して、計時部 421 により計時される内部時刻を修正するようにしてもよい。例えば、時刻修正部 422 は、時刻データが示す時刻を、スパイク除去期間と標準電波に対する二値信号の遅延時間との和である補償時間分進めることにより補償時刻を算出する。時刻修正部 422 は、計時部 421 の内部時刻を補償時刻に更新することにより、内部時刻を修正する。これにより、標準電波に対する T C O の遅延を解消することができる。

【 0 0 4 9 】

50

また上述のように、スパイク除去回路39は、局部発振信号から生成されたシステムクロック信号を用いて、スパイク除去期間以下のパルス幅を有するパルスを二値信号から除去する。局部発振信号は、一般的に32kHz程度の周波数を有する基準信号に対して、例えば100kHz等、高い周波数を有することができる。スパイク除去回路39は、局部発振信号を用いて二値信号のパルス幅を測定するため、測定精度を向上することができる。またスパイク除去回路39は、一般的な電波修正時計の制御回路においてノイズ除去する場合に比べて、高い精度でノイズとなるパルスを除去することができる。更に、電波修正時計1は、制御回路40における処理負荷を低減することができる。

【0050】

また、基準信号より高い周波数を有する局部発振信号を用いることにより、BPF35として、デジタルフィルタ、スイッチトキャパシタフィルタ等の高いQ値を有するフィルタ回路が採用可能となる。このため、電波修正時計1は、周波数変換やフィルタとして使用される水晶が不要である。

10

【0051】

図8のフローチャートを参照して、電波修正時計1の動作の一例として、電波修正時計1の時刻修正方法を説明する。まず、ステップS101において、制御部42は、ユーザーの操作に応じた操作信号である修正要求信号を、外部操作部材60から入力される。ステップS102において、制御部42は、標準電波の受信処理を開始するように受信回路30を制御する。

【0052】

ステップS103において、制御回路40は、受信回路30が受信する標準電波を送信する無線局を選択する。例えば、制御回路40は、受信対象とする各無線局が送信する標準電波の種類、即ち、標準電波の搬送周波数、タイムコードフォーマット等を予め記憶し、受信対象とする標準電波の種類を切り替えるように受信回路30を制御する。

20

【0053】

ステップS104において、期間設定回路393は、制御回路40による制御に応じてスパイク除去期間を設定する。即ち、制御回路40は、ステップS103で決定された無線局の標準電波の種類に応じてスパイク除去期間を決定し、スパイク除去回路39の期間設定回路393に設定する。スパイク除去回路39は、二値化回路38から入力される二値信号の、スパイク除去期間内の信号変化を無効化することにより、TCOを生成する。

30

【0054】

ステップS105において、制御回路40は、受信回路30から入力されるTCOに対して秒同期処理を実行し、秒同期処理が成功したか否かを判定する。具体的には、制御部42は、TCOの信号レベルの変化タイミングが1秒周期であることを確認することを以って、秒同期処理が成功したと判定する。制御部42は、秒同期処理が成功する場合、ステップS106に処理を進め、秒同期処理が失敗する場合、ステップS107に処理を進める。

【0055】

ステップS106において、制御回路40は、受信回路30から入力されるTCOにおいてマーカの検出処理を実行し、マーカ検出が成功したか否かを判定する。例えば、制御回路40は、標準電波がJJYの場合、1つのPコードを検出することを以って毎分10秒間隔のタイミングを検出し、連続する2つのPコードを検出することを以って、タイムコードの先頭を示す毎分0秒のタイミングを検出する。制御回路40は、マーカ検出が成功する場合、ステップS108に処理を進め、マーカ検出が失敗する場合、ステップS107に処理を進める。

40

【0056】

ステップS107において、制御回路40は、全ての無線局に対する受信処理を終了したか否かを判定する。制御回路40は、受信対象である複数の標準電波の種類を予め記憶し、直近のステップS102で開始された受信処理において全ての複数の標準電波を受信したか否かを判定する。制御回路40は、全ての無線局に対する受信処理が終了した場合

50

、ステップS 1 1 4に処理を進め、受信処理が終了していない場合、ステップS 1 0 3に処理を戻す。

【0057】

ステップS 1 0 8において、デコード部4 1は、TCOをデコードすることにより時刻データを取得し、時刻修正部4 2 2に出力する。時刻修正部4 2 2は、デコード部4 1から入力される時刻データを記憶部4 3に記憶させる。ステップS 1 0 8の処理が周期的に繰り返されることにより記憶部4 3は、複数の時刻データを記憶する。

【0058】

ステップS 1 0 9において、時刻修正部4 2 2は、ステップS 1 0 2で受信処理が開始された時点から、所定の制限時間が経過したか否かを判定する。時刻修正部4 2 2は、制限時間が経過した場合、ステップS 1 1 4に処理を進め、制限時間が経過していない場合、ステップS 1 1 0に処理を進める。

10

【0059】

ステップS 1 1 0において、時刻修正部4 2 2は、直近のステップS 1 0 8で取得した時刻データが、既に記憶部4 3に記憶される他の時刻データと整合するか否かを判定する。ここで「整合する」とは、例えば、特定の複数の時刻データの相互間において、各時刻データが示す時刻間の差と、各時刻データが受信された内部時刻間の差とが同一であることを意味する。時刻修正部4 2 2は、時刻データが他の時刻データと整合する場合、ステップS 1 1 1に処理を進め、時刻データが他の時刻データと整合しない場合、ステップS 1 0 8に処理を戻す。受信処理において初回のステップS 1 1 0では、1つの時刻データしかないため、時刻修正部4 2 2は、ステップS 1 0 8に処理を戻すことになる。

20

【0060】

ステップS 1 1 1において、時刻修正部4 2 2は、記憶部4 3に記憶される複数の時刻データのうち、互いに整合する時刻データである整合時刻データの数が閾値であるか否かを判定する。閾値は例えば3である。時刻修正部4 2 2は、整合時刻データの数が閾値に達した場合、ステップS 1 1 2に処理を進め、整合時刻データの数が閾値未満である場合、ステップS 1 0 8に処理を戻す。

【0061】

ステップS 1 1 2において、時刻修正部4 2 2は、受信処理が成功したと判定し、ステップS 1 0 2で開始された一連の受信処理を終了する。ステップS 1 1 3において時刻修正部4 2 2は、ステップS 1 1 1で数が閾値に達すると判定された整合時刻データに基づいて、計時部4 2 1により計時される内部時刻を修正する。即ち、制御回路4 0は、内部時刻を、整合時刻データが示す現在時刻に修正する。

30

【0062】

ステップS 1 1 4において、制御回路4 0は、受信処理が失敗したと判定し、ステップS 1 0 2で開始された一連の受信処理を終了する。

【0063】

以上のように実施形態を説明したが、本発明はこれらの開示に限定されるものではない。各部の構成は、同様の機能を有する任意の構成に置換されてよく、また、本発明の技術的範囲内において、各実施形態における任意の構成が省略されたり追加されたりしてもよい。このように、これらの開示から当業者には様々な代替の実施形態が明らかになる。

40

【0064】

例えば、既に述べた実施形態において、スパイク除去回路3 9は、他の構成を有するスパイク除去回路3 9 Aに置き換えられてもよい。例えば図9に示すように、スパイク除去回路3 9 Aは、システムクロック生成回路3 9 1、エッジ検出回路3 9 2、期間設定回路3 9 3及びラッチ回路3 9 6を備える。ラッチ回路3 9 6は、システムクロック及びスパイク除去期間により定義されるラッチ条件で二値信号を処理することによりTCOを生成する。例えば、ラッチ回路3 9 6は、二値信号におけるエッジを検出した時点から、スパイク除去期間が経過する前に次のエッジを検出した場合、2つのエッジの間の信号変化を無効化することにより、TCOを生成する。

50

【0065】

その他、上述の各構成を相互に応用した構成等、本発明は以上に記載しない様々な実施形態を含むことは勿論である。本発明の技術的範囲は、上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

【0066】

以下に、上述した実施形態から導き出される内容を、各態様として記載する。

【0067】

第1態様は、標準電波を受信するアンテナと、前記標準電波から二値信号を生成し、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することによりタイムコード信号を生成する受信回路と、内部時刻を計時し、前記タイムコード信号から時刻データを取得し、前記時刻データに基づいて前記内部時刻を修正する制御回路と、を備える電波修正時計である。第1態様によれば、二値信号においてノイズとなり得る信号変化が受信回路において無効化されるため、制御回路におけるノイズ除去処理が不要となる。よって、制御回路による消費電力の増加を防止することができる。

10

【0068】

第2態様は、第1態様において、前記所定期間が、前記標準電波のコード間におけるパルス幅の差の最小値に応じて決定されることである。第2態様によれば、標準電波毎に求められる時間測定の精度に応じて所定期間を決定することができる。よって、標準電波毎に最適なノイズ除去処理が可能となる。

【0069】

第3態様は、第1態様において、前記所定期間が、前記標準電波のコード間におけるパルス幅の差の最小値の5%~15%であることである。第3態様によれば、標準電波毎に求められる時間測定の精度に応じて所定期間を決定することができる。よって、標準電波毎に最適なノイズ除去処理が可能となる。

20

【0070】

第4態様は、第1乃至第3態様の何れかにおいて、前記受信回路が、前記信号変化のパルス幅の測定に用いられる局部発振信号を生成する局部発振信号生成部と、前記標準電波に基づく信号に対して、前記局部発振信号を用いてフィルタリング処理を実行するバンドパスフィルタとを有することである。第4態様によれば、制御回路の処理周波数と異なる周波数を用いてフィルタリング処理を実行することができる。このため、局部発振信号の周波数を高くすれば、パルス幅の測定精度及びバンドパスフィルタのQ値を向上することができる。

30

【0071】

第5態様は、第1乃至第4態様の何れかにおいて、前記制御回路が、前記標準電波に対する前記タイムコード信号の遅延を補償して前記内部時刻を修正することである。第5態様によれば、タイムコード信号の生成による遅延を補償することができ、正確な内部時刻を計時することが可能となる。

【0072】

第6態様は、第1乃至第5態様の何れかにおいて、前記制御回路が、前記所定期間を示す情報を記憶する記憶部を有することである。第6態様によれば、記憶部の内容を変更することが可能となる。これにより、電波修正時計の個体差や標準電波を送信する無線局に応じてノイズ除去の条件の最適化を図ることが可能となる。

40

【0073】

第7態様は、アンテナによって標準電波を受信することと、受信回路によって前記標準電波から二値信号を生成することと、前記受信回路によって、前記標準電波の種類に応じて決定される所定期間内の、前記二値信号の信号変化を無効化することにより、タイムコード信号を生成することと、制御回路によって内部時刻を計時することと、前記制御回路によって前記タイムコード信号から時刻データを取得することと、前記制御回路によって前記時刻データに基づいて前記内部時刻を修正することと、を含む電波修正時計の時刻修正方法である。第7態様によれば、二値信号においてノイズとなり得る信号変化が受信回

50

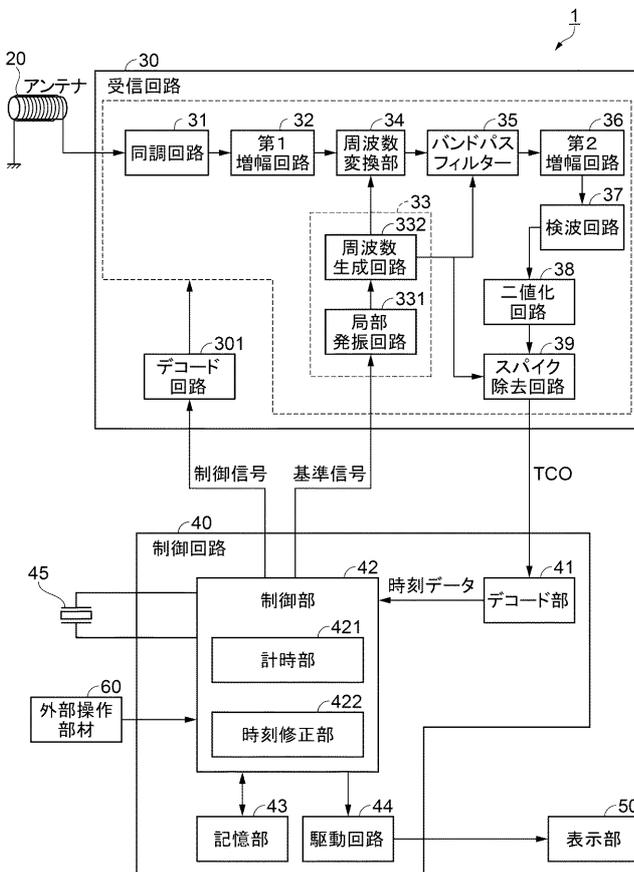
路において無効化されるため、制御回路におけるノイズ除去処理が不要となる。よって、制御回路による消費電力の増加を防止することができる。

【符号の説明】

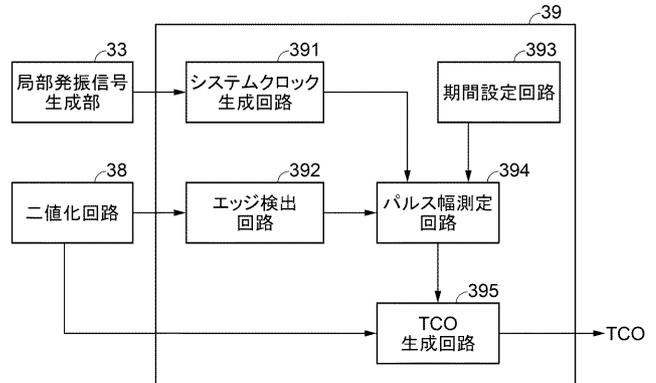
【0074】

1 ... 電波修正時計、20 ... アンテナ、30 ... 受信回路、37 ... 検波回路、38 ... 二値化回路、39, 39A ... スパイク除去回路、40 ... 制御回路、41 ... デコード部、42 ... 制御部、43 ... 記憶部、331 ... 局部発振回路、332 ... 周波数生成回路、391 ... システムクロック生成回路、392 ... エッジ検出回路、393 ... 期間設定回路、394 ... パルス幅測定回路、395 ... TCO生成回路、396 ... ラッチ回路、421 ... 計時部、422 ... 時刻修正部。

【図1】



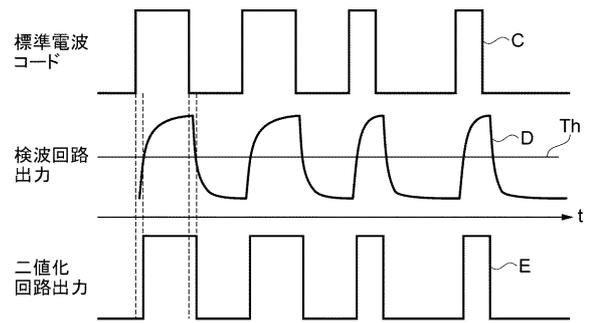
【図2】



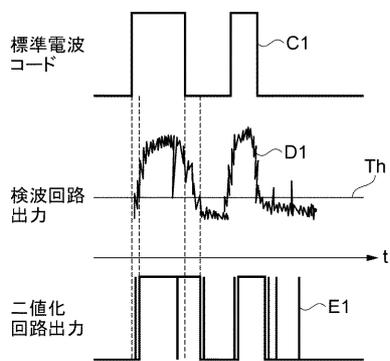
【 図 3 】

標準電波	パルス幅差の最小値 [ms]	スパイク除去期間 [ms]
JJY	300	30
WWVB	300	30
DCF77	100	10
MSF	100	10

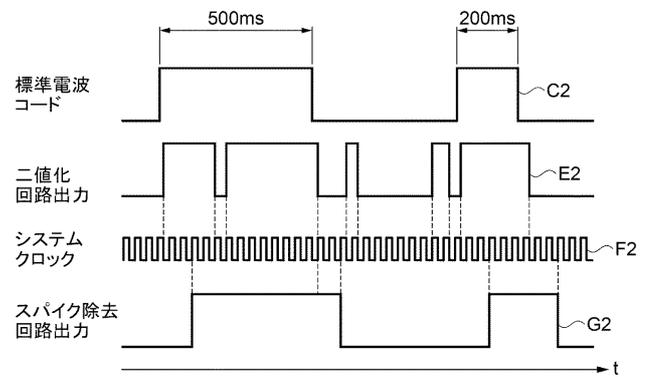
【 図 4 】



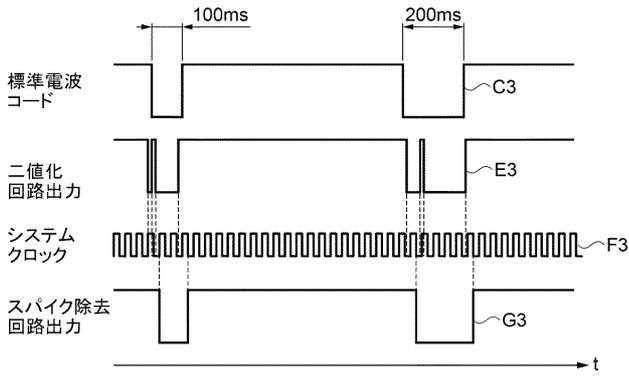
【 図 5 】



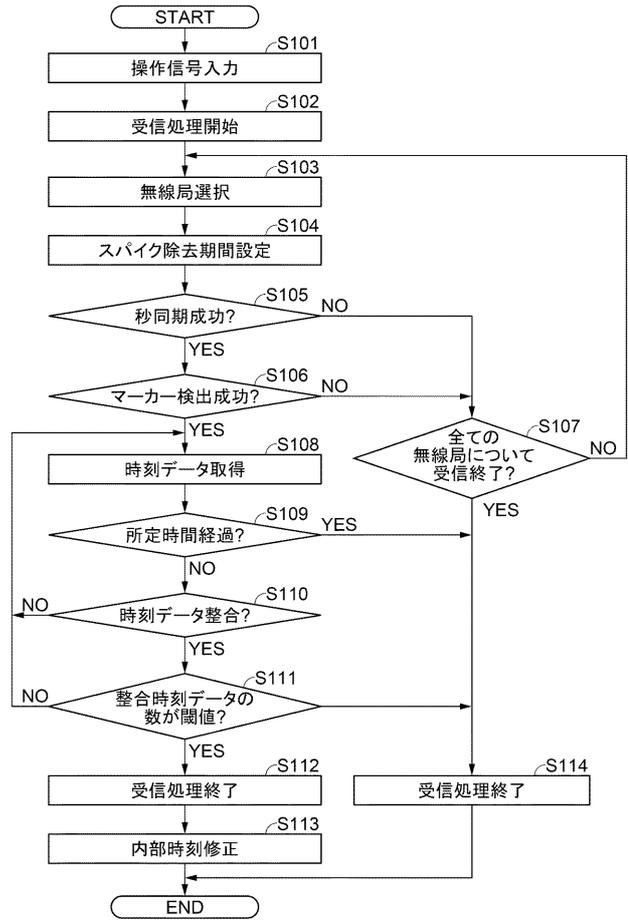
【 図 6 】



【図7】



【図8】



【図9】

