

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-120499
(P2018-120499A)

(43) 公開日 平成30年8月2日(2018.8.2)

(51) Int. Cl. F I テーマコード (参考)
G06F 13/28 (2006.01) G06F 13/28 310E 5B061
 G06F 13/28 310M

審査請求 有 請求項の数 4 O L (全 21 頁)

(21) 出願番号 特願2017-12719 (P2017-12719)
 (22) 出願日 平成29年1月27日 (2017.1.27)
 (11) 特許番号 特許第6289689号 (P6289689)
 (45) 特許公報発行日 平成30年3月7日 (2018.3.7)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 110002491
 溝井国際特許業務法人
 (72) 発明者 飯田 博之
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 Fターム(参考) 5B061 DD07

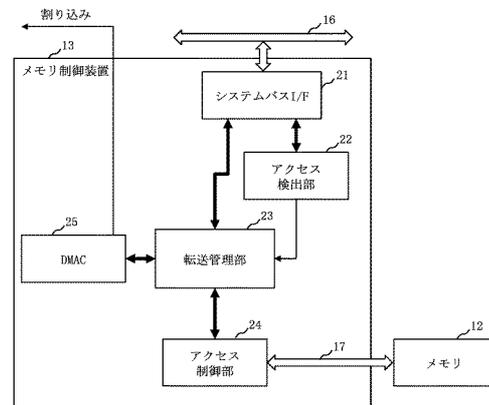
(54) 【発明の名称】 メモリ制御装置および計算機システム

(57) 【要約】

【課題】 DMA転送による命令の実行待ちをなくし、プロセッサの処理時間を短縮する。

【解決手段】 メモリ制御装置13の転送管理部23は、メモリ12の指定アドレスRaddrからデータを読み取るリード要求がアクセス検出部22により検出されたときに、指定アドレスRaddrを含む領域を転送先とする未実施のDMA転送があるかどうかを判定する。そのような未実施のDMA転送がなければ、転送管理部23は、指定アドレスRaddrからデータを読み取ってプロセッサ11に送信する。そのような未実施のDMA転送があれば、転送管理部23は、当該未実施のDMA転送における、指定アドレスRaddrに転送されるデータの転送元のアドレスからデータを読み取ってプロセッサ11に送信する。その後、転送管理部23は、当該未実施のDMA転送を実施する。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

メモリの領域間でのデータ転送である D M A 転送を実施するメモリ制御装置において、
プロセッサからの要求を検出するアクセス検出部と、

前記メモリの指定アドレスからデータを読み取るリード要求が前記アクセス検出部により検出されたときに、前記指定アドレスを含む領域を転送先とする未実施の D M A 転送がなければ、前記指定アドレスからデータを読み取って前記プロセッサに送信し、前記未実施の D M A 転送があれば、前記未実施の D M A 転送における、前記指定アドレスに転送されるデータの転送元のアドレスからデータを読み取って前記プロセッサに送信した後、前記未実施の D M A 転送を実施する転送管理部と
を備えるメモリ制御装置。

10

【請求項 2】

前記転送管理部は、実施前の D M A 転送における転送元および転送先の領域を識別する番号をそれぞれ転送元ブロック番号および転送先ブロック番号として設定する転送管理テーブルを保持し、前記指定アドレスを含む領域を識別する番号が転送先ブロック番号として前記転送管理テーブルに設定されているかどうかによって、前記未実施の D M A 転送の有無を判定する請求項 1 に記載のメモリ制御装置。

【請求項 3】

前記リード要求が前記アクセス検出部により検出されたときに、前記指定アドレスを含む領域を識別する番号が転送先ブロック番号として前記転送管理テーブルに設定されていれば、その転送先ブロック番号に対応する転送元ブロック番号を前記転送管理テーブルから取得し、取得した転送元ブロック番号と前記指定アドレスとから、前記未実施の D M A 転送における、前記指定アドレスに転送されるデータの転送元のアドレスを計算し、計算したアドレスからデータを読み取って前記プロセッサに送信する請求項 2 に記載のメモリ制御装置。

20

【請求項 4】

メモリの領域間でのデータ転送である D M A 転送を実施するメモリ制御装置において、
プロセッサからの要求を検出するアクセス検出部と、

前記メモリの指定アドレスにデータを書き込むライト要求が前記アクセス検出部により検出されたときに、前記指定アドレスを含む領域を転送先とする未実施の D M A 転送がなければ、前記プロセッサから送信されたデータを前記指定アドレスに書き込み、前記未実施の D M A 転送があれば、前記プロセッサから送信されたデータをバッファに書き込んだ後、前記指定アドレスへのデータ転送を除く前記未実施の D M A 転送と、前記バッファから前記指定アドレスへのデータ転送とを実施する転送管理部と
を備えるメモリ制御装置。

30

【請求項 5】

前記転送管理部は、前記ライト要求が前記アクセス検出部により検出されたときに、前記未実施の D M A 転送があれば、前記バッファを確保し、前記バッファから前記指定アドレスへのデータ転送を実施した後、前記バッファを解放する請求項 4 に記載のメモリ制御装置。

40

【請求項 6】

前記転送管理部は、前記未実施の D M A 転送における転送先の領域を識別する番号と前記バッファの中で前記指定アドレスに転送されるデータが書き込まれた位置を示す情報とをそれぞれ転送先ブロック番号および更新情報として設定する更新管理テーブルを保持し、個々の D M A 転送を実施する際に、前記個々の D M A 転送における転送先の領域を識別する番号が転送先ブロック番号として前記更新管理テーブルに設定されていれば、その転送先ブロック番号に対応する更新情報を前記更新管理テーブルから取得し、前記指定アドレスへのデータ転送を除く前記個々の D M A 転送と、前記バッファの中で、取得した更新情報に示された位置から前記指定アドレスへのデータ転送とを実施する請求項 4 または 5 に記載のメモリ制御装置。

50

【請求項 7】

請求項 1 から 6 のいずれか 1 項に記載のメモリ制御装置と、
前記メモリと、
前記プロセッサと
を備える計算機システム。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、メモリ制御装置および計算機システムに関するものである。

【背景技術】**【0002】**

一般的に、計算機システムは、CPU、メモリおよびDMACを備える。「CPU」は、Central Processing Unitの略語である。「DMAC」は、DMA Controllerの略語である。「DMA」は、Direct Memory Accessの略語である。

【0003】

メモリの領域間でのデータ転送は、計算機の処理の中でもハードウェアリソースと時間を費やす処理である。CPUがデータを転送する代わりにDMACが転送処理を実施することで、CPUが転送以外の処理を転送処理と並列に実行することが可能である。DMACによる転送処理のことをDMA転送という。

【0004】

DMA転送を発生させる命令をDMA転送命令という。DMA転送命令によるDMA転送の転送先領域に、その命令の後続命令がアクセスする場合がある。すなわち、DMA転送命令と後続命令との間に依存関係が存在する場合がある。その場合、後続命令は、先行するDMA転送命令の終了を待ってから実行する必要がある。

【0005】

具体例として、DMA転送を行う命令Aと、命令Aの後続命令である命令Bとの間に依存関係があるとするとする。その場合、CPUにおける命令Bの実行は、DMACがCPUからの命令AによるDMA転送を完了するまで待たされる。DMA転送の完了の通知は、DMACからCPUへの割り込みによって行われる。よって、CPUにおける命令Bの実行は、DMACがCPUへの割り込みを発生させるまで待たされる。

【0006】

依存関係がなるべく生じないように命令の配置を工夫する技術がコンパイラ等に適用されているものの、依存関係が完全になくなるわけではない。よって、CPUにおいてDMA転送待ちの状態が発生する可能性がある。

【0007】

特許文献1には、DMACがDMA転送対象のデータに対するCPUからの参照要求を検出し、実行中のDMA転送よりも優先して、参照要求の対象データのDMA転送を行い、転送後のデータをCPUに参照させる技術が記載されている。

【先行技術文献】**【特許文献】****【0008】**

【特許文献1】特開2004-145376号公報

【発明の概要】**【発明が解決しようとする課題】****【0009】**

特許文献1に記載の技術では、CPUは、DMACが参照要求の対象データのDMA転送を完了し、CPUへの割り込みを発生させるまで対象データを参照することができない。すなわち、DMA転送命令と後続命令との間に依存関係がある場合、CPUにおいてDMA転送待ちの状態が発生することは避けられない。

10

20

30

40

50

【 0 0 1 0 】

本発明は、DMA転送による命令の実行待ちをなくし、プロセッサの処理時間を短縮することを目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

本発明の一態様に係るメモリ制御装置は、

メモリの領域間でのデータ転送であるDMA転送を実施するメモリ制御装置であり、

プロセッサからの要求を検出するアクセス検出部と、

前記メモリの指定アドレスからデータを読み取るリード要求が前記アクセス検出部により検出されたときに、前記指定アドレスを含む領域を転送先とする未実施のDMA転送がなければ、前記指定アドレスからデータを読み取って前記プロセッサに送信し、前記未実施のDMA転送があれば、前記未実施のDMA転送における、前記指定アドレスに転送されるデータの転送元のアドレスからデータを読み取って前記プロセッサに送信した後、前記未実施のDMA転送を実施する転送管理部とを備える。

10

【発明の効果】

【 0 0 1 2 】

本発明では、メモリ制御装置がDMA転送対象のデータに対するプロセッサからの参照要求を検出したときに、参照要求の対象データのDMA転送が未実施であれば、そのDMA転送の実施よりも先に、転送前のデータをプロセッサに参照させる。そのため、DMA転送による命令の実行待ちをなくし、プロセッサの処理時間を短縮することができる。

20

【図面の簡単な説明】

【 0 0 1 3 】

【図1】実施の形態1に係る計算機システムの構成を示すブロック図。

【図2】実施の形態1に係る計算機システムのメモリの構成を示す図。

【図3】実施の形態1に係るメモリ制御装置の構成を示すブロック図。

【図4】実施の形態1に係るメモリ制御装置が保持する転送元ブロックポインタ、転送管理テーブルおよび更新管理テーブルの構成を示す図。

【図5】実施の形態1に係るメモリ制御装置における、プロセッサからリード要求を受けたときの処理手順を示すフローチャート。

【図6】実施の形態1に係る計算機システムの動作の例を示す図。

30

【図7】実施の形態1に係るメモリ制御装置における、プロセッサからライト要求を受けたときの処理手順を示すフローチャート。

【図8】実施の形態1に係るメモリ制御装置におけるDMA転送の処理手順を示すフローチャート。

【図9】実施の形態1に係るメモリ制御装置におけるDMA転送の処理手順を示すフローチャート。

【図10】実施の形態1に係るメモリ制御装置における初期化の処理手順を示すフローチャート。

【図11】実施の形態1に係るメモリ制御装置における転送管理テーブル登録の処理手順を示すフローチャート。

40

【図12】実施の形態1に係るメモリ制御装置における転送管理テーブル検索の処理手順を示すフローチャート。

【図13】実施の形態1に係るメモリ制御装置における転送管理テーブルの最終ブロック検索の処理手順を示すフローチャート。

【発明を実施するための形態】

【 0 0 1 4 】

以下、本発明の実施の形態について、図を用いて説明する。各図中、同一または相当する部分には、同一符号を付している。実施の形態の説明において、同一または相当する部分については、説明を適宜省略または簡略化する。なお、本発明は、以下に説明する実施の形態に限定されるものではなく、必要に応じて種々の変更が可能である。例えば、以下

50

に説明する実施の形態は、部分的に実施されても構わない。

【0015】

実施の形態1.

本実施の形態について、図1から図13を用いて説明する。

【0016】

構成の説明

図1を参照して、本実施の形態に係る計算機システム10の構成を説明する。

【0017】

計算機システム10は、プロセッサ11と、メモリ12と、メモリ制御装置13と、周辺バスブリッジ14とを備える。プロセッサ11は、システムバス16を介してメモリ制御装置13および周辺バスブリッジ14といった他のハードウェアと接続され、これら他のハードウェアを制御する。メモリ制御装置13は、メモリバス17を介してメモリ12と接続され、メモリ12を制御する。周辺バスブリッジ14は、I/Oバス18を介して外部のI/O機器15と接続され、I/O機器15にデータを送信したり、I/O機器15からデータを受信したりする。「I/O」は、Input/Outputの略語である。

10

【0018】

プロセッサ11は、例えば、CPUである。

【0019】

メモリ12は、例えば、RAMまたはフラッシュメモリである。「RAM」は、Random Access Memoryの略語である。

20

【0020】

メモリ制御装置13は、例えば、ロジックIC、FPGAまたはASICである。「IC」は、Integrated Circuitの略語である。「FPGA」は、Field-Programmable Gate Arrayの略語である。「ASIC」は、Application Specific Integrated Circuitの略語である。

【0021】

I/O機器15は、例えば、マウス、キーボードまたはタッチパネルといった入力装置、あるいは、ディスプレイまたはプリンタといった出力装置である。

30

【0022】

図2を参照して、メモリ12の構成を説明する。

【0023】

メモリ12は、一定容量を単位とするn個のブロックで管理される。すなわち、メモリ12は、n個の領域を有する。「n」は2のべき乗である。よって、メモリアドレスから容易にブロック番号が求められる。

【0024】

各ブロックは、メモリバス17の幅を単位とするm個のエントリで構成される。「m」は2のべき乗である。

【0025】

図3を参照して、メモリ制御装置13の構成を説明する。

40

【0026】

メモリ制御装置13は、システムバスI/F21と、アクセス検出部22と、転送管理部23と、アクセス制御部24と、DMAC25とを備える。「I/F」は、Interfaceの略語である。

【0027】

システムバスI/F21は、システムバス16を介してプロセッサ11と接続されている。アクセス制御部24は、メモリバス17を介してメモリ12と接続されている。

【0028】

メモリ制御装置13は、メモリ12の領域間でのデータ転送であるDMA転送を実施す

50

る機能を有する。この機能を実現するために、本実施の形態では、DMA転送を制御するDMAC25と、メモリ12にアクセスするアクセス制御部24とがメモリ制御装置13に配置されている。DMAC25としては、従来のDMACと同じものを用いることができる。アクセス制御部24としては、従来のメモリアクセス用の回路と同じものを用いることができる。

【0029】

メモリ制御装置13は、DMA転送対象のデータに対するプロセッサ11からの参照要求を検出したときに、参照要求の対象データのDMA転送が未実施であれば、そのDMA転送の実施よりも先に、転送前のデータをプロセッサ11に参照させる機能をさらに有する。この機能を実現するために、本実施の形態では、システムバスI/F21を通じてプロセッサ11からの要求を検出するアクセス検出部22と、システムバスI/F21、アクセス制御部24およびDMAC25の間に介在する転送管理部23とがメモリ制御装置13に配置されている。

10

【0030】

以降の説明において、プロセッサ11からの要求がライト要求のとき、書き込み対象を示すメモリアドレスを、指定アドレスWaddrと示す。プロセッサ11からの要求がリード要求のとき、読み取り対象を示すメモリアドレスを、指定アドレスRaddrと示し、また、指定アドレスRaddrに転送されるデータの転送元を示すメモリアドレスを、アドレスSaddrと示す。

【0031】

図4を参照して、転送管理部23が保持する転送元ブロックポインタ30、転送管理テーブル40および更新管理テーブル50の構成を説明する。図4において、「don't care」は、意味を持たない初期値である。

20

【0032】

転送元ブロックポインタ30は、フラグ31を含む。転送元ブロックポインタ30は、フラグ31が「有効」のとき、DMA転送元のブロック番号を示し、これは転送管理テーブル40の転送元ブロック番号41を示すことと等価である。初期状態において、フラグ31は「無効」にされる。

【0033】

転送管理テーブル40は、転送元ブロック番号41、転送先ブロック番号42、チェーンブロック番号43および更新フラグ44といった項目を含む。各項目は、ブロック番号ごとに1つずつ存在する。すなわち、各項目は、n個ずつ存在する。

30

【0034】

転送元ブロック番号41は、DMA転送時の転送元ブロックのブロック番号を意味する。

【0035】

転送先ブロック番号42は、転送元ブロック番号41のブロックのデータを転送する先のブロック番号である。すなわち、転送先ブロック番号42は、DMA転送時の転送先ブロックのブロック番号を意味する。

【0036】

チェーンブロック番号43は、複数のブロックのDMA転送を行うときの次に転送するブロックの転送元ブロック番号41である。ただし、転送元ブロック番号41とチェーンブロック番号43とが同じ場合は、該当するブロックがDMA転送対象の最後のブロックであることを意味するものとする。初期状態において、チェーンブロック番号43には転送元ブロック番号41と同じブロック番号が設定される。

40

【0037】

更新フラグ44は、転送先ブロック番号42のブロックが、DMA転送前にプロセッサ11からデータを書き換えることを要求されたブロックであるかどうかを示す。初期状態において、更新フラグ44は「無効」にされる。

【0038】

50

上記のように、本実施の形態において、転送管理部 23 が保持する転送管理テーブル 40 には、実施前の DMA 転送における転送元および転送先の領域を識別する番号がそれぞれ転送元ブロック番号 41 および転送先ブロック番号 42 として設定される。本実施の形態では、転送管理テーブル 40 に、何らかの番号の組み合わせが転送元ブロック番号 41 および転送先ブロック番号 42 として「記憶」されていても、転送元ブロックポインタ 30 のフラグ 31 が「無効」のときは、当該組み合わせの設定は無効である。なお、変形例として、転送元ブロックポインタ 30 を適用せず、転送管理テーブル 40 に、当該組み合わせが「記憶」されているだけで、当該組み合わせが転送元ブロック番号 41 および転送先ブロック番号 42 として「設定」されているとみなしてもよい。

【0039】

更新管理テーブル 50 は、転送先ブロック番号 51、テーブル有効フラグ 52、更新データ用バッファ 53 および更新フラグ 54 といった項目を含む。更新管理テーブル 50 は、転送管理テーブル 40 の更新フラグ 44 が「有効」な転送先ブロック番号 42 のブロックのデータを管理する。更新管理テーブル 50 は、k 個存在する。「k」は任意の整数である。

【0040】

転送先ブロック番号 51 は、DMA 転送前にプロセッサ 11 からデータを書き換えることを要求されたブロックのブロック番号を意味する。

【0041】

テーブル有効フラグ 52 は、更新管理テーブル 50 が有効であるかどうかを示す。初期状態において、テーブル有効フラグ 52 は「無効」にされる。

【0042】

更新データ用バッファ 53 は、プロセッサ 11 からの要求により書き換えられた後のデータを格納するバッファである。更新データ用バッファ 53 は、1 ブロック分の容量のバッファである。すなわち、更新データ用バッファ 53 は、m 個のエントリで構成される。

【0043】

更新フラグ 54 は、更新データ用バッファ 53 のエントリごとに 1 つ付けられる。プロセッサ 11 からの要求により書き換えられたデータを格納しているエントリの更新フラグ 54 は「有効」となる。初期状態において、更新フラグ 54 は「無効」にされる。

【0044】

上記のように、本実施の形態において、転送管理部 23 が保持する更新管理テーブル 50 は、メモリ 12 の指定アドレス $Waddr$ にデータを書き込むライト要求がアクセス検出部 22 により検出されたときに、指定アドレス $Waddr$ を含む領域を転送先とする未実施の DMA 転送がある場合のみ使用される。更新管理テーブル 50 には、その未実施の DMA 転送における転送先の領域を識別する番号と更新データ用バッファ 53 の中で指定アドレス $Waddr$ に転送されるデータが書き込まれた位置を示す情報とがそれぞれ転送先ブロック番号 51 および更新情報として設定される。更新情報は、任意の形式で記録されてよいが、本実施の形態ではエントリ別の更新フラグ 54 の形式で記録される。本実施の形態では、更新管理テーブル 50 に、何らかの番号と何らかの位置を示す情報との組み合わせが転送先ブロック番号 51 および更新情報として「記憶」されていても、テーブル有効フラグ 52 が「無効」のときは、当該組み合わせの設定は無効である。なお、変形例として、テーブル有効フラグ 52 を適用せず、更新管理テーブル 50 に、当該組み合わせが「記憶」されているだけで、当該組み合わせが転送先ブロック番号 51 および更新情報として「設定」されているとみなしてもよい。

【0045】

*** 動作の説明 ***

各フローチャートを参照して、本実施の形態に係るメモリ制御装置 13 の動作を説明する。メモリ制御装置 13 の動作は、本実施の形態に係るメモリ制御方法に相当する。

【0046】

図 5 を参照して、メモリ制御装置 13 がプロセッサ 11 からリード要求を受けたときの

10

20

30

40

50

処理手順を説明する。

【0047】

ステップS101において、転送管理部23は、メモリ12の指定アドレスRaddrからデータを読み取るリード要求がアクセス検出部22により検出されたときに、未実施のDMA転送があるかどうかを判定する。未実施のDMA転送があれば、転送管理部23は、ステップS102の処理を行う。一方、未実施のDMA転送がなければ、転送管理部23は、ステップS104の処理を行う。

【0048】

ステップS102において、転送管理部23は、転送管理テーブル40の転送先ブロック番号42を探索する。

10

【0049】

ステップS103において、転送管理部23は、プロセッサ11のメモリリードアドレスが転送先ブロック番号42の領域に含まれるかどうかを判定する。すなわち、転送管理部23は、指定アドレスRaddrを含む領域を転送先とする未実施のDMA転送があるかどうかを判定する。具体的には、転送管理部23は、指定アドレスRaddrを含む領域を識別する番号が転送先ブロック番号42として転送管理テーブル40に設定されているかどうかによって、そのような未実施のDMA転送の有無を判定する。そのような未実施のDMA転送がなければ、転送管理部23は、ステップS104の処理を行う。一方、そのような未実施のDMA転送があれば、転送管理部23は、ステップS105の処理を行う。すなわち、リード要求がアクセス検出部22により検出されたときに、指定アドレスRaddrを含む領域を識別する番号が転送先ブロック番号42として転送管理テーブル40に設定されていれば、転送管理部23は、ステップS105の処理を行う。

20

【0050】

ステップS104において、転送管理部23は、メモリ12からデータをリードする。具体的には、転送管理部23は、アクセス制御部24を利用して、指定アドレスRaddrからデータを読み取る。そして、転送管理部23は、ステップS108の処理を行う。

【0051】

ステップS105において、転送管理部23は、ステップS103でヒットした転送先ブロック番号42に対応する転送元ブロック番号41を転送管理テーブル40から取得する。

30

【0052】

ステップS106において、転送管理部23は、ステップS105で取得した転送元ブロック番号41の領域内のリード対象となるアドレスSaddrを計算する。具体的には、転送管理部23は、取得した転送元ブロック番号41と指定アドレスRaddrとから、指定アドレスRaddrを含む領域を転送先とする未実施のDMA転送における、指定アドレスRaddrに転送されるデータの転送元のアドレスSaddrを計算する。

【0053】

ステップS107において、転送管理部23は、ステップS106で計算したアドレスSaddrからデータをリードする。具体的には、転送管理部23は、アクセス制御部24を利用して、計算したアドレスSaddrからデータを読み取る。

40

【0054】

ステップS108において、転送管理部23は、ステップS102またはステップS107でリードしたデータをプロセッサ11に返し、図5の動作を終了する。具体的には、転送管理部23は、システムバスI/F21を介して、読み取ったデータをプロセッサ11に送信する。転送管理部23は、ステップS101で未実施のDMA転送があると判定していたのであれば、さらに、DMAC25を利用して、DMA転送の完了を通知する割り込みをプロセッサ11に送信する。

【0055】

転送管理部23は、ステップS101で未実施のDMA転送があると判定していたのであれば、図5の動作の後に、その未実施のDMA転送を実施する。

50

【 0 0 5 6 】

ここで、プロセッサ 1 1 において命令 A、命令 B、命令 C および命令 D が順番に実行される例を図 6 に示す。

【 0 0 5 7 】

この例では、DMA 転送を伴う命令 A と、命令 A の後続命令であり、メモリ 1 2 のリードを伴う命令 B との間に依存関係があるとす。メモリ制御装置 1 3 は、図 5 の動作によって、プロセッサ 1 1 から命令 A を受けた時点で、すなわち、命令 A で要求される DMA 転送を実施する前に、DMA 転送の完了を通知する割り込みをただちに DMA C 2 5 より発生させ、プロセッサ 1 1 に後続の処理を進めさせる。したがって、DMA 転送による命令の実行待ちをなくし、プロセッサ 1 1 の処理時間を短縮することができる。

10

【 0 0 5 8 】

図 7 を参照して、メモリ制御装置 1 3 がプロセッサ 1 1 からライト要求を受けたときの処理手順を説明する。

【 0 0 5 9 】

ステップ S 2 0 1 において、転送管理部 2 3 は、メモリ 1 2 の指定アドレス $W a d d r$ にデータを書き込むライト要求がアクセス検出部 2 2 により検出されたときに、未実施の DMA 転送があるかどうかを判定する。未実施の DMA 転送があれば、転送管理部 2 3 は、ステップ S 2 0 2 の処理を行う。一方、未実施の DMA 転送がなければ、転送管理部 2 3 は、ステップ S 2 0 4 の処理を行う。なお、転送管理部 2 3 は、ステップ S 2 0 1 の処理を行う時点で、システムバス I / F 2 1 を介して、ライト要求に伴ってプロセッサ 1 1 から送信されたデータをすでに受信している。

20

【 0 0 6 0 】

ステップ S 2 0 2 において、転送管理部 2 3 は、転送管理テーブル 4 0 の転送先ブロック番号 4 2 を探索する。

【 0 0 6 1 】

ステップ S 2 0 3 において、転送管理部 2 3 は、プロセッサ 1 1 のメモリライトアドレスが転送先ブロック番号 4 2 の領域に含まれるかどうかを判定する。すなわち、転送管理部 2 3 は、指定アドレス $W a d d r$ を含む領域を転送先とする未実施の DMA 転送があるかどうかを判定する。具体的には、転送管理部 2 3 は、指定アドレス $W a d d r$ を含む領域を識別する番号が転送先ブロック番号 4 2 として転送管理テーブル 4 0 に設定されているかどうかによって、そのような未実施の DMA 転送の有無を判定する。そのような未実施の DMA 転送がなければ、転送管理部 2 3 は、ステップ S 2 0 4 の処理を行う。一方、そのような未実施の DMA 転送があれば、転送管理部 2 3 は、ステップ S 2 0 5 の処理を行う。すなわち、ライト要求がアクセス検出部 2 2 により検出されたときに、指定アドレス $W a d d r$ を含む領域を識別する番号が転送先ブロック番号 4 2 として転送管理テーブル 4 0 に設定されていれば、転送管理部 2 3 は、ステップ S 2 0 5 の処理を行う。

30

【 0 0 6 2 】

ステップ S 2 0 4 において、転送管理部 2 3 は、メモリ 1 2 にデータをライトする。具体的には、転送管理部 2 3 は、アクセス制御部 2 4 を利用して、プロセッサ 1 1 から送信されたデータを指定アドレス $W a d d r$ に書き込み、図 7 の動作を終了する。

40

【 0 0 6 3 】

ステップ S 2 0 5 において、転送管理部 2 3 は、ステップ S 2 0 3 でヒットした転送先ブロック番号 4 2 に対応する更新フラグ 4 4 を「有効」に変更する。

【 0 0 6 4 】

ステップ S 2 0 6 において、転送管理部 2 3 は、テーブル有効フラグ 5 2 が「無効」になっている更新管理テーブル 5 0 を探索する。

【 0 0 6 5 】

ステップ S 2 0 7 において、転送管理部 2 3 は、テーブル有効フラグ 5 2 が「無効」になっている更新管理テーブル 5 0 の転送先ブロック番号 5 1 を、転送管理テーブル 4 0 で更新フラグ 4 4 を「有効」にした転送先ブロック番号 4 2 と同じブロック番号に変更する

50

。

【 0 0 6 6 】

ステップ S 2 0 8 において、転送管理部 2 3 は、ステップ S 2 0 3 でヒットした転送先ブロック番号 4 2 の領域内のライト対象となるデータのアドレスを計算する。具体的には、転送管理部 2 3 は、指定アドレス W a d d r から、転送先ブロック内のどのエントリが書き込み先かを計算する。

【 0 0 6 7 】

ステップ S 2 0 9 において、転送管理部 2 3 は、ステップ S 2 0 8 で計算したアドレスから更新データ用バッファ 5 3 の対象エントリを決定する。

【 0 0 6 8 】

ステップ S 2 1 0 において、転送管理部 2 3 は、ステップ S 2 0 9 で決定した対象エントリにデータをライトする。すなわち、転送管理部 2 3 は、プロセッサ 1 1 から送信されたデータを更新データ用バッファ 5 3 に書き込む。

【 0 0 6 9 】

ステップ S 2 1 1 において、転送管理部 2 3 は、ステップ S 2 1 0 でデータを書き込んだ対象エントリに対応する更新フラグ 5 4 を「有効」に変更する。すなわち、転送管理部 2 3 は、更新データ用バッファ 5 3 を事後的に確保する。そして、転送管理部 2 3 は、図 7 の動作を終了する。なお、転送管理部 2 3 は、ステップ S 2 1 0 の処理の前に、ステップ S 2 1 1 の処理を行ってもよい。すなわち、転送管理部 2 3 は、データを書き込む前に更新データ用バッファ 5 3 を確保しておいてもよい。

【 0 0 7 0 】

転送管理部 2 3 は、ステップ S 2 0 1 で未実施の D M A 転送があると判定していたのであれば、図 7 の動作の後に、その未実施の D M A 転送を実施する。ただし、転送管理部 2 3 は、ステップ S 2 0 3 で指定アドレス W a d d r を含む領域を転送先とする未実施の D M A 転送があると判定していたのであれば、図 7 の動作の後に、指定アドレス W a d d r へのデータ転送を除く未実施の D M A 転送と、更新データ用バッファ 5 3 から指定アドレス W a d d r へのデータ転送とを実施する。後述するように、転送管理部 2 3 は、更新データ用バッファ 5 3 から指定アドレス W a d d r へのデータ転送を実施した後、更新データ用バッファ 5 3 を解放する。

【 0 0 7 1 】

図 8 および図 9 を参照して、D M A 転送の処理手順を説明する。

【 0 0 7 2 】

ステップ S 3 0 1 において、転送管理部 2 3 は、転送元ブロックポインタ 3 0 のフラグ 3 1 が「有効」であるかどうかを判定する。フラグ 3 1 が「無効」であれば、転送管理部 2 3 は、図 8 の動作を終了する。一方、フラグ 3 1 が「有効」であれば、転送管理部 2 3 は、ステップ S 3 0 2 の処理を行う。

【 0 0 7 3 】

ステップ S 3 0 2 において、転送管理部 2 3 は、転送元ブロックポインタ 3 0 の指す転送管理テーブル 4 0 内の転送元ブロック番号 4 1 を対象に選択する。

【 0 0 7 4 】

ステップ S 3 0 3 において、転送管理部 2 3 は、転送管理テーブル 4 0 の対象ブロックの更新フラグ 4 4 が「有効」であるかどうかを判定する。更新フラグ 4 4 が「無効」であれば、転送管理部 2 3 は、ステップ S 3 0 4 の処理を行う。一方、更新フラグ 4 4 が「有効」であれば、転送管理部 2 3 は、ステップ S 4 0 1 の処理を行う。

【 0 0 7 5 】

ステップ S 3 0 4 において、転送管理部 2 3 は、対象の転送元ブロック番号 4 1 に対応するアドレスからデータをブロックサイズ分リードする。

【 0 0 7 6 】

ステップ S 3 0 5 において、転送管理部 2 3 は、対象の転送元ブロック番号 4 1 に対応する転送先ブロック番号 4 2 を転送管理テーブル 4 0 から取得する。そして、転送管理部

10

20

30

40

50

23は、取得した転送先ブロック番号42に対応するアドレスへ、ステップS304でリードしたデータをブロックサイズ分ライトする。

【0077】

ステップS306において、転送管理部23は、対象の転送元ブロック番号41に対応するチェンブロック番号43を転送管理テーブル40から取得する。そして、転送管理部23は、対象の転送元ブロック番号41と、取得したチェンブロック番号43とが一致するかどうかを判定する。一致していれば、転送管理部23は、ステップS307の処理を行う。一方、一致していなければ、転送管理部23は、ステップS308の処理を行う。

【0078】

ステップS307において、転送管理部23は、転送元ブロックポインタ30のフラグ31を「無効」に変更し、図8の動作を終了する。

【0079】

ステップS308において、転送管理部23は、ステップS306で取得したチェンブロック番号43を対象に選択する。すなわち、転送管理部23は、ステップS306で取得したチェンブロック番号43と一致する転送元ブロック番号41を対象に選択する。

【0080】

ステップS309において、転送管理部23は、転送管理テーブル40でステップS308の直前に対象になっていた転送元ブロック番号41に対応するチェンブロック番号43を、その転送元ブロック番号41と同じブロック番号に変更する。すなわち、転送管理部23は、ステップS308の直前の対象ブロックのチェンブロック番号43を初期値に戻す。そして、転送管理部23は、再びステップS303の処理を行う。

【0081】

ステップS401において、転送管理部23は、テーブル有効フラグ52が「有効」であり、かつ、転送先ブロック番号51が転送管理テーブル40の転送先ブロック番号42と一致している更新管理テーブル50を対象に選択する。そして、転送管理部23は、「i」を0からmまで1ずつインクリメントされるカウンタとし、ステップS402からステップS406のループ処理を行う。

【0082】

ステップS402において、転送管理部23は、対象の更新管理テーブル50の更新データ用バッファ53のエントリiの更新フラグ54が「有効」であるかどうかを判定する。更新フラグ54が「無効」であれば、転送管理部23は、ステップS403の処理を行う。一方、更新フラグ54が「有効」であれば、転送管理部23は、ステップS405の処理を行う。

【0083】

ステップS403において、転送管理部23は、転送元ブロックの対応するアドレスからデータをリードする。すなわち、転送管理部23は、対象の転送元ブロック番号41の領域内のエントリiを読み込む。

【0084】

ステップS404において、転送管理部23は、ステップS404でリードしたデータを転送元データとして選択する。そして、転送管理部23は、ステップS406の処理を行う。

【0085】

ステップS405において、転送管理部23は、対象の更新管理テーブル50の更新データ用バッファ53のエントリiを転送元データとして選択する。

【0086】

ステップS406において、転送管理部23は、転送先ブロックの対応するアドレスへ転送元データをライトする。すなわち、転送管理部23は、対象の転送元ブロック番号41に対応する転送先ブロック番号42の領域内のエントリiを転送元データで上書きする

10

20

30

40

50

。カウンタ i が m 未満であれば、転送管理部 23 は、再びステップ S 402 の処理を行う。
。カウンタ i が m であれば、転送管理部 23 は、ステップ S 407 の処理を行う。

【0087】

ステップ S 407 において、転送管理部 23 は、対象の更新管理テーブル 50 の更新データ用バッファ 53 の中で更新フラグ 54 が「有効」になっているエントリの更新フラグ 54 を「無効」に変更する。すなわち、転送管理部 23 は、更新データ用バッファ 53 を解放する。また、転送管理部 23 は、対象の更新管理テーブル 50 のテーブル有効フラグ 52 も「無効」に変更する。転送管理部 23 は、さらに、転送管理テーブル 40 の対象ブロックの更新フラグ 44 を「無効」にする。そして、転送管理部 23 は、ステップ S 306 の処理を行う。

10

【0088】

上記のように、本実施の形態において、転送管理部 23 は、個々の DMA 転送を実施する際に、個々の DMA 転送における転送先の領域を識別する番号が転送先ブロック番号 51 として更新管理テーブル 50 に設定されていれば、その転送先ブロック番号 51 に対応する更新情報を更新管理テーブル 50 から取得する。そして、転送管理部 23 は、前述したライト要求の指定アドレス $Waddr$ へのデータ転送を除く個々の DMA 転送と、更新データ用バッファ 53 の中で、取得した更新情報に示された位置から指定アドレス $Waddr$ へのデータ転送とを実施する。

【0089】

図 10 を参照して、初期化の処理手順を説明する。

20

【0090】

ステップ S 501 において、転送管理部 23 は、リセット信号がアサートされるまで待機する。

【0091】

ステップ S 502 において、転送管理部 23 は、リセット信号が解除されるまで待機する。

【0092】

ステップ S 503 において、転送管理部 23 は、転送元ブロックポインタ 30 のフラグ 31 を「無効」にする。そして、転送管理部 23 は、「 i 」を 0 から n まで 1 ずつインクリメントされるカウンタとし、ステップ S 504 からステップ S 506 のループ処理を行う。

30

【0093】

ステップ S 504 において、転送管理部 23 は、転送管理テーブル 40 でブロック番号 i と一致する転送元ブロック番号 41 を対象に選択する。

【0094】

ステップ S 505 において、転送管理部 23 は、対象の転送元ブロック番号 41 に対応するチェーンブロック番号 43 に、その転送元ブロック番号 41 と同じブロック番号 i を設定する。

【0095】

ステップ S 506 において、転送管理部 23 は、対象の転送元ブロック番号 41 に対応する更新フラグ 44 を「無効」にする。カウンタ i が n 未満であれば、転送管理部 23 は、再びステップ S 504 の処理を行う。カウンタ i が n であれば、転送管理部 23 は、「 i 」を 0 から k まで 1 ずつインクリメントされるカウンタとし、ステップ S 507 からステップ S 509 のループ処理を行う。

40

【0096】

ステップ S 507 において、転送管理部 23 は、 i 個目の更新管理テーブル 50 を対象に選択する。

【0097】

ステップ S 508 において、転送管理部 23 は、対象の更新管理テーブル 50 のテーブル有効フラグ 52 を「無効」にする。そして、転送管理部 23 は、「 j 」を 0 から m まで

50

1 ずつインクリメントされるカウンタとし、ステップ S 5 0 9 のループ処理を行う。

【 0 0 9 8 】

ステップ S 5 0 9 において、転送管理部 2 3 は、対象の更新管理テーブル 5 0 の更新データ用バッファ 5 3 のエントリ j の更新フラグ 5 4 を「無効」にする。カウンタ j が m 未満であれば、転送管理部 2 3 は、再びステップ S 5 0 9 の処理を行う。カウンタ j が m であり、かつ、カウンタ i が k 未満であれば、転送管理部 2 3 は、再びステップ S 5 0 7 の処理を行う。カウンタ j が m であり、かつ、カウンタ i が k であれば、転送管理部 2 3 は、図 1 0 の動作を終了する。

【 0 0 9 9 】

図 1 1 を参照して、転送管理テーブル登録の処理手順を説明する。

10

【 0 1 0 0 】

ステップ S 6 0 1 において、転送管理部 2 3 は、プロセッサ 1 1 から D M A 転送に関わる設定として、D M A 転送元アドレス、D M A 転送サイズおよび D M A 転送先アドレスの設定を受ける。

【 0 1 0 1 】

ステップ S 6 0 2 において、転送管理部 2 3 は、ステップ S 6 0 1 で設定された D M A 転送元アドレスを含む領域のブロック番号である D M A 転送元ブロック番号、ステップ S 6 0 1 で設定された D M A 転送先アドレスを含む領域のブロック番号である D M A 転送先ブロック番号を算出する。

【 0 1 0 2 】

20

ステップ S 6 0 3 において、転送管理部 2 3 は、変数である「残り転送サイズ」に、ステップ S 6 0 1 で設定された D M A 転送サイズを代入する。転送管理部 2 3 は、変数である「転送元ブロック番号 S t m p 」に、ステップ S 6 0 2 で算出した D M A 転送元ブロック番号を代入する。転送管理部 2 3 は、変数である「転送先ブロック番号 D t m p 」に、ステップ S 6 0 2 で算出した D M A 転送先ブロック番号を代入する。

【 0 1 0 3 】

ステップ S 6 0 4 において、転送管理部 2 3 は、転送元ブロックポインタ 3 0 のフラグ 3 1 が「無効」であるかどうかを判定する。フラグ 3 1 が「無効」であれば、転送管理部 2 3 は、ステップ S 6 0 5 の処理を行う。一方、フラグ 3 1 が「有効」であれば、転送管理部 2 3 は、ステップ S 6 1 1 の処理を行う。

30

【 0 1 0 4 】

ステップ S 6 0 5 において、転送管理部 2 3 は、転送元ブロックポインタ 3 0 を「転送元ブロック番号 S t m p 」に変更する。転送管理部 2 3 は、転送元ブロックポインタ 3 0 のフラグ 3 1 を「有効」に変更する。

【 0 1 0 5 】

ステップ S 6 0 6 において、転送管理部 2 3 は、転送管理テーブル 4 0 で「転送元ブロック番号 S t m p 」と一致する転送元ブロック番号 4 1 に対応する転送先ブロック番号 4 2 を「転送先ブロック番号 D t m p 」に変更する。

【 0 1 0 6 】

ステップ S 6 0 7 において、転送管理部 2 3 は、「残り転送サイズ」がブロックサイズと一致するかどうかを判定する。一致していれば、転送管理部 2 3 は、図 1 1 の動作を終了する。一方、一致していなければ、転送管理部 2 3 は、ステップ S 6 0 8 の処理を行う。

40

【 0 1 0 7 】

ステップ S 6 0 8 において、転送管理部 2 3 は、転送管理テーブル 4 0 で「転送元ブロック番号 S t m p 」と一致する転送元ブロック番号 4 1 に対応するチェーンブロック番号 4 3 を、現状値よりも 1 つ大きいブロック番号に変更する。

【 0 1 0 8 】

ステップ S 6 0 9 において、転送管理部 2 3 は、「転送元ブロック番号 S t m p 」を 1 つインクリメントする。

50

【0109】

ステップS610において、転送管理部23は、「残り転送サイズ」をブロックサイズ分デクリメントする。そして、転送管理部23は、再びステップS606の処理を行う。

【0110】

ステップS611において、転送管理部23は、後述する転送管理テーブル検索の処理を行う。

【0111】

ステップS612において、転送管理部23は、ステップS611の検索結果が「登録済」であるかどうかを判定する。検索結果が「登録済」であれば、転送管理部23は、ステップS613の処理を行う。一方、検索結果が「未登録」であれば、転送管理部23は、ステップS614の処理を行う。

10

【0112】

ステップS613において、転送管理部23は、DMA転送を実施する。DMA転送の処理手順については、図8および図9に示した通りである。

【0113】

ステップS614において、転送管理部23は、後述する転送管理テーブル40の最終ブロック検索の処理を行う。

【0114】

ステップS615において、転送管理部23は、転送管理テーブル40で、ステップS614で取得された最終ブロック番号と一致する転送元ブロック番号41に対応するチェーンブロック番号43を「転送元ブロック番号Stmp」に変更する。そして、転送管理部23は、再びステップS606の処理を行う。

20

【0115】

図12を参照して、ステップS611の転送管理テーブル検索の処理手順を説明する。

【0116】

ステップS701において、転送管理部23は、検索結果を仮に「未登録」としておく。転送管理部23は、変数である「検索対象ブロック番号Xtmp」に、ステップS602で算出したDMA転送元ブロック番号を代入する。転送管理部23は、転送元検索フラグに「未検索」を示す値を設定する。

【0117】

ステップS702において、転送管理部23は、変数である「非検索対象ブロック番号Ytmp」に、転送元ブロックポインタ30の指す転送管理テーブル40内の転送元ブロック番号41と同じブロック番号を代入する。

30

【0118】

ステップS703において、転送管理部23は、変数である「残り検索サイズ」に、ステップS601で設定されたDMA転送サイズを代入する。

【0119】

ステップS704において、転送管理部23は、「検索対象ブロック番号Xtmp」と「非検索対象ブロック番号Ytmp」とが一致するかどうかを判定する。一致していなければ、転送管理部23は、ステップS705の処理を行う。一方、一致していれば、転送管理部23は、ステップS706の処理を行う。

40

【0120】

ステップS705において、転送管理部23は、「検索対象ブロック番号Xtmp」と「非検索対象ブロック番号Ytmp」と一致する転送元ブロック番号41に対応する転送先ブロック番号42とが一致するかどうかを判定する。一致していれば、転送管理部23は、ステップS706の処理を行う。一方、一致していなければ、転送管理部23は、ステップS707の処理を行う。

【0121】

ステップS706において、転送管理部23は、検索結果を「登録済」として、図12の動作を終了する。

50

【0122】

ステップS707において、転送管理部23は、「検索対象ブロック番号Xtmp」と、「非検索対象ブロック番号Ytmp」と一致する転送元ブロック番号41に対応するチェーンブロック番号43とが一致するかどうかを判定する。一致していなければ、転送管理部23は、ステップS708の処理を行う。一方、一致していれば、転送管理部23は、ステップS709の処理を行う。

【0123】

ステップS708において、転送管理部23は、「非検索対象ブロック番号Ytmp」を、「非検索対象ブロック番号Ytmp」と一致する転送元ブロック番号41に対応するチェーンブロック番号43と同じブロック番号に変更する。そして、転送管理部23は、再びステップS704の処理を行う。

10

【0124】

ステップS709において、転送管理部23は、「残り検索サイズ」をブロックサイズ分デクリメントする。

【0125】

ステップS710において、転送管理部23は、「残り検索サイズ」が0であるかどうかを判定する。「残り検索サイズ」が0よりも大きければ、転送管理部23は、ステップS711の処理を行う。一方、「残り検索サイズ」が0であれば、転送管理部23は、ステップS712の処理を行う。

【0126】

ステップS711において、転送管理部23は、「検索対象ブロック番号Xtmp」を1つインクリメントする。そして、転送管理部23は、再びステップS702の処理を行う。

20

【0127】

ステップS712において、転送管理部23は、転送元検索フラグが「未検索」であるかどうかを判定する。転送元検索フラグが「未検索」であれば、転送管理部23は、ステップS713の処理を行う。一方、転送元検索フラグが「検索済」であれば、転送管理部23は、検索結果を「未登録」としたまま、図12の動作を終了する。

【0128】

ステップS713において、転送管理部23は、転送元検索フラグを「検索済」を示す値に変更する。

30

【0129】

ステップS714において、転送管理部23は、「検索対象ブロック番号Xtmp」に、ステップS602で算出したDMA転送先ブロック番号を代入する。

【0130】

図13を参照して、ステップS614の転送管理テーブル40の最終ブロック検索の処理手順を説明する。

【0131】

ステップS801において、転送管理部23は、変数である「転送元ブロック番号Ztmp」に、転送元ブロックポインタ30の指す転送管理テーブル40内の転送元ブロック番号41と同じブロック番号を代入する。

40

【0132】

ステップS802において、転送管理部23は、「転送元ブロック番号Ztmp」と、「転送元ブロック番号Ztmp」と一致する転送元ブロック番号41に対応するチェーンブロック番号43とが一致するかどうかを判定する。一致していなければ、転送管理部23は、ステップS803の処理を行う。一方、一致していれば、転送管理部23は、ステップS804の処理を行う。

【0133】

ステップS803において、転送管理部23は、「転送元ブロック番号Ztmp」に、「転送元ブロック番号Ztmp」と一致する転送元ブロック番号41に対応するチェー

50

ブロック番号 4 3 を代入する。

【 0 1 3 4 】

ステップ S 8 0 4 において、転送管理部 2 3 は、転送管理テーブル 4 0 の最終ブロック番号として「転送元ブロック番号 Z t m p」を取得し、図 1 3 の動作を終了する。

【 0 1 3 5 】

*** 実施の形態の効果の説明 ***

本実施の形態では、メモリ制御装置 1 3 が D M A 転送対象のデータに対するプロセッサ 1 1 からの参照要求を検出したときに、参照要求の対象データの D M A 転送が未実施であれば、その D M A 転送の実施よりも先に、転送前のデータをプロセッサ 1 1 に参照させる。そのため、D M A 転送による命令の実行待ちをなくし、プロセッサ 1 1 の処理時間を短縮することができる。

10

【 0 1 3 6 】

本実施の形態によれば、D M A 転送命令とその命令の後続命令との間に依存関係がある場合でも、後続命令は、先行する D M A 転送命令の終了を待たずに実行可能である。つまり、メモリ 1 2 内のデータを転送する D M A 転送を実行する命令とその命令の後続命令との間に依存関係がある場合でも、D M A 転送を待たずに後続命令を実行して処理時間を短くすることができ、プロセッサ 1 1 が行う処理の完了までの時間を短縮することができる。

【 0 1 3 7 】

*** 他の構成 ***

本実施の形態の変形例として、メモリ制御装置 1 3 に内蔵される構成要素のうち、1 つ以上の構成要素がメモリ制御装置 1 3 の外部に配置されてもよい。具体例として、D M A C 2 5 がメモリ制御装置 1 3 の外部に配置され、メモリ制御装置 1 3 と電氣的に接続されて転送管理部 2 3 からの指令により動作してもよい。あるいは、アクセス制御部 2 4 がメモリ制御装置 1 3 の外部に配置され、メモリ制御装置 1 3 と電氣的に接続されて転送管理部 2 3 からの指令により動作してもよい。いずれの例においても、メモリ制御装置 1 3 は、D M A 転送を実施する機能を発揮することができる。

20

【 0 1 3 8 】

別の変形例として、D M A C 2 5 およびアクセス制御部 2 4 の少なくともいずれかが転送管理部 2 3 に内蔵されていてもよい。

30

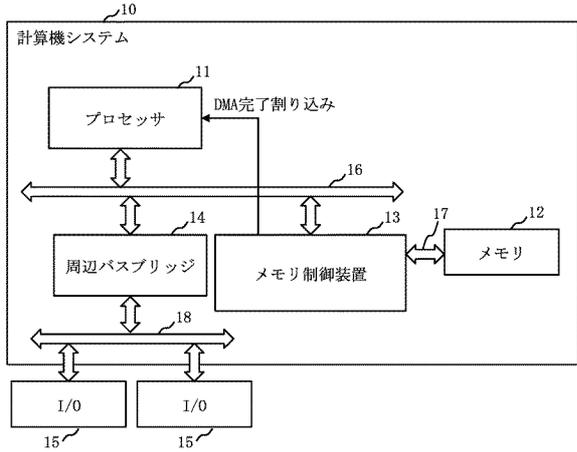
【 符号の説明 】

【 0 1 3 9 】

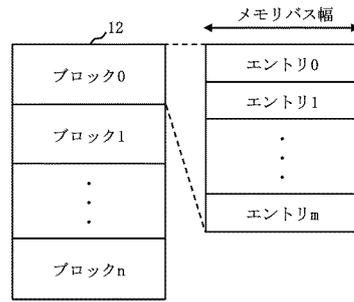
1 0 計算機システム、1 1 プロセッサ、1 2 メモリ、1 3 メモリ制御装置、1 4 周辺バスブリッジ、1 5 I / O 機器、1 6 システムバス、1 7 メモリバス、1 8 I / O バス、2 1 システムバス I / F、2 2 アクセス検出部、2 3 転送管理部、2 4 アクセス制御部、2 5 D M A C、3 0 転送元ブロックポインタ、3 1 フラグ、4 0 転送管理テーブル、4 1 転送元ブロック番号、4 2 転送先ブロック番号、4 3 チェーンブロック番号、4 4 更新フラグ、5 0 更新管理テーブル、5 1 転送先ブロック番号、5 2 テーブル有効フラグ、5 3 更新データ用バッファ、5 4 更新フラグ。

40

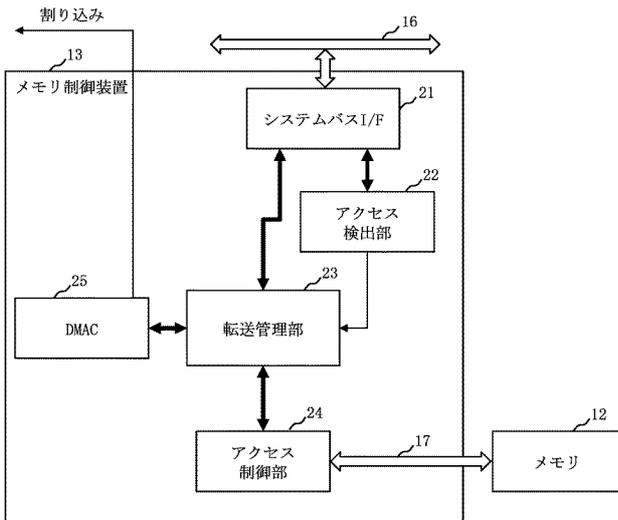
【図1】



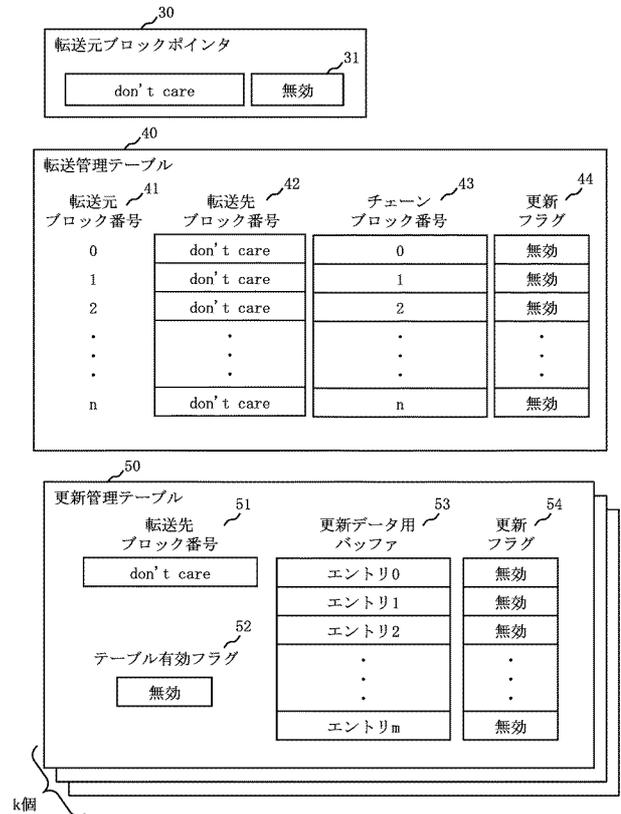
【図2】



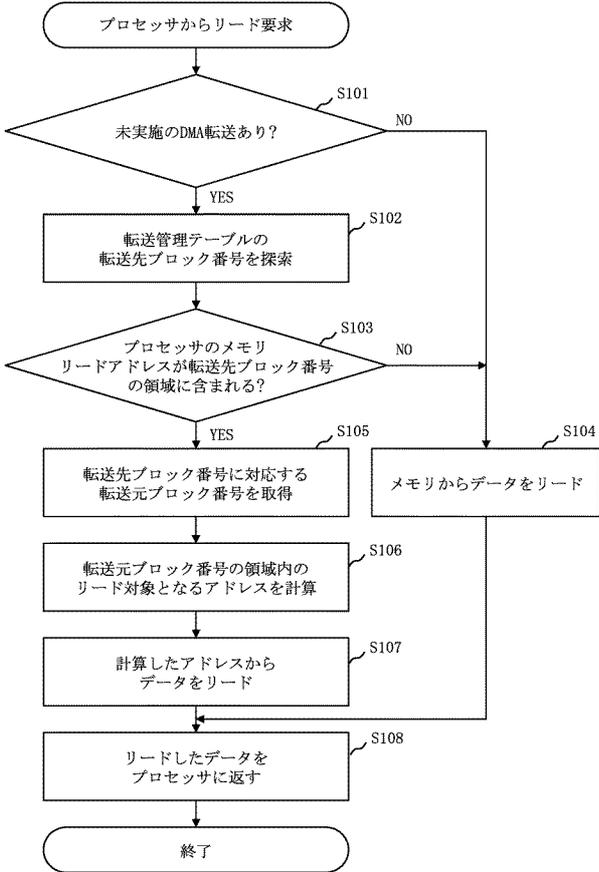
【図3】



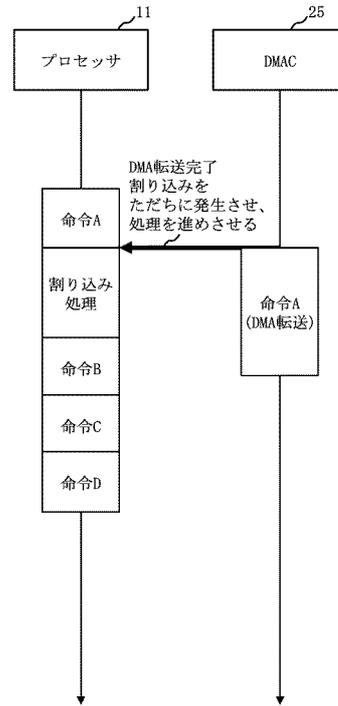
【図4】



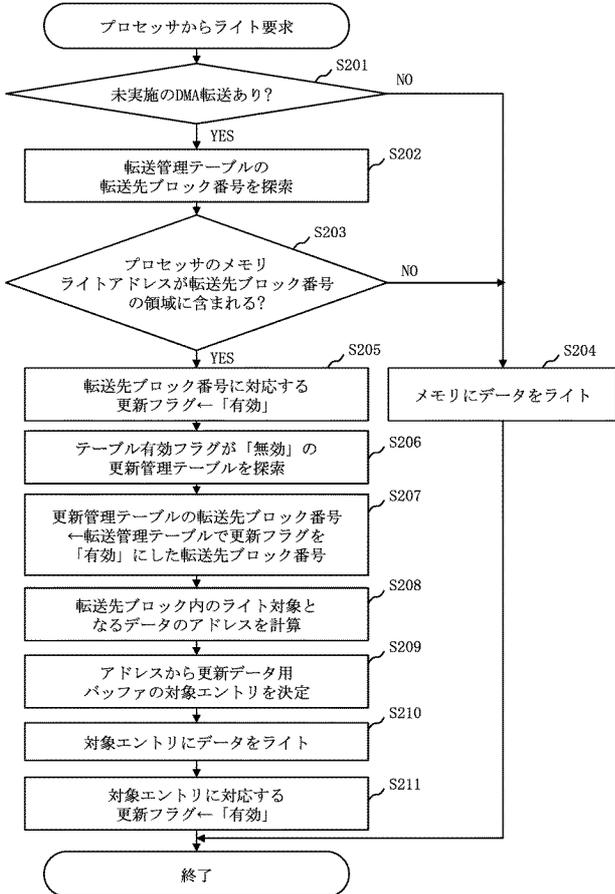
【図5】



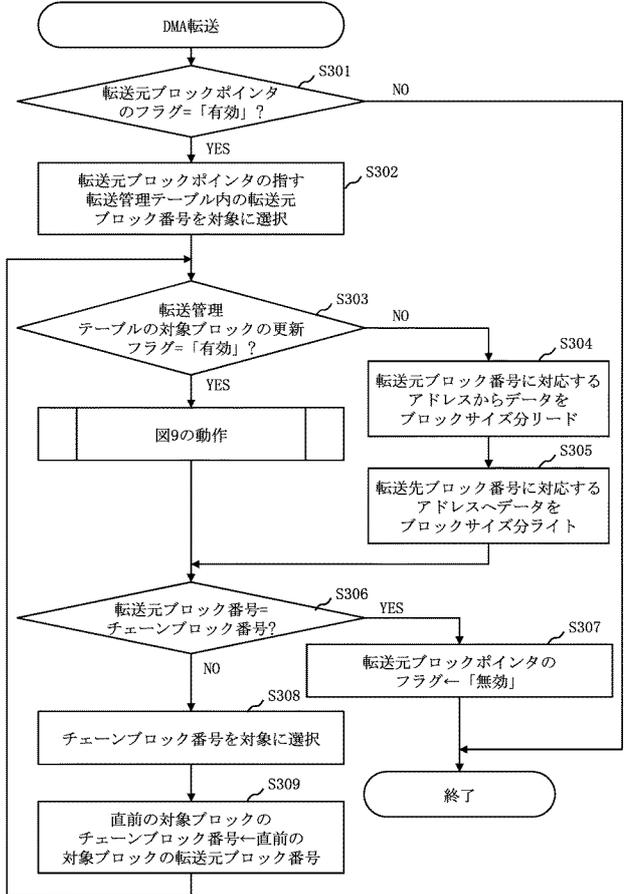
【図6】



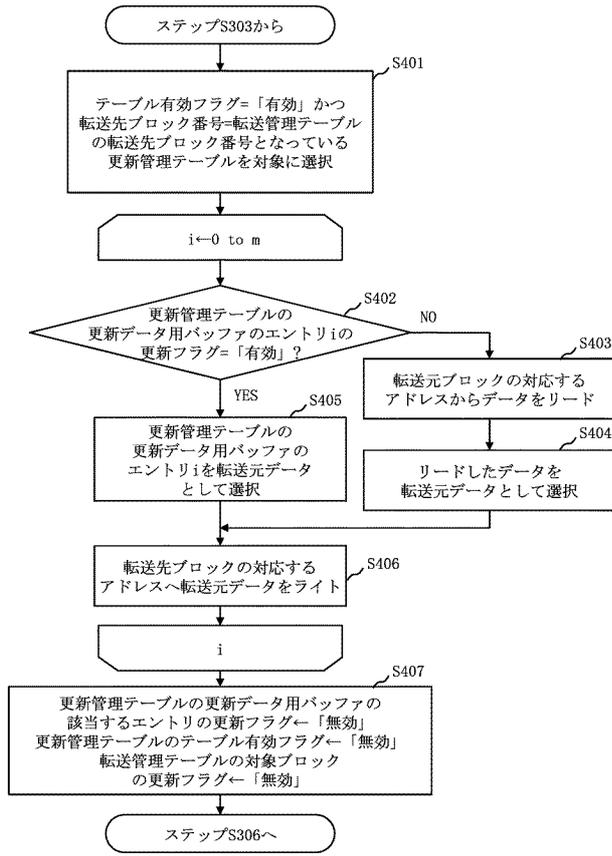
【図7】



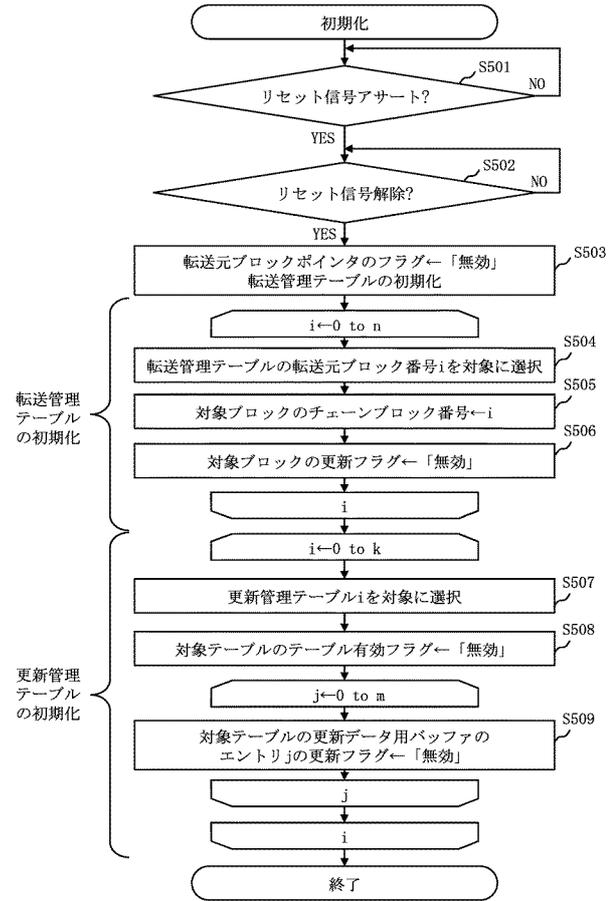
【図8】



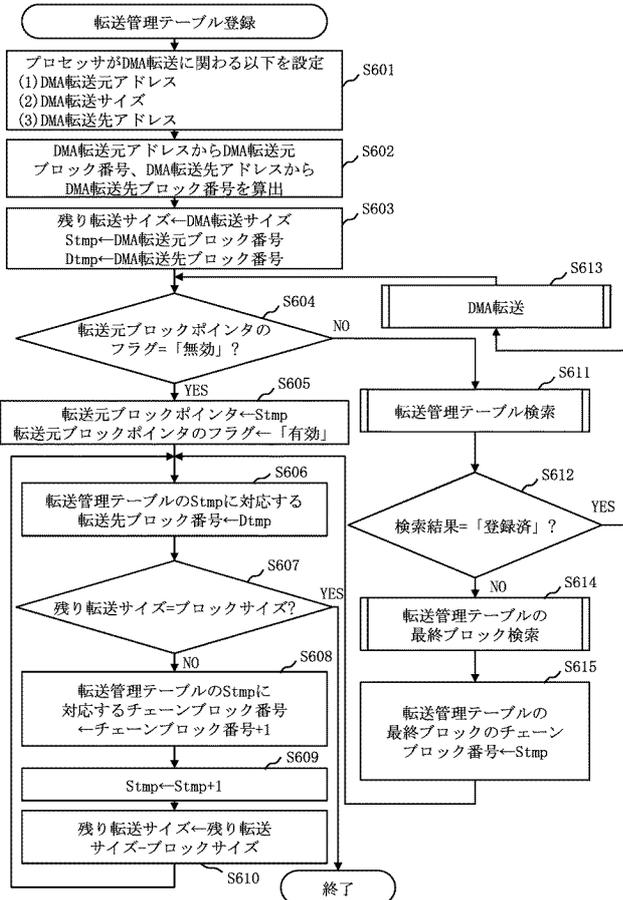
【図9】



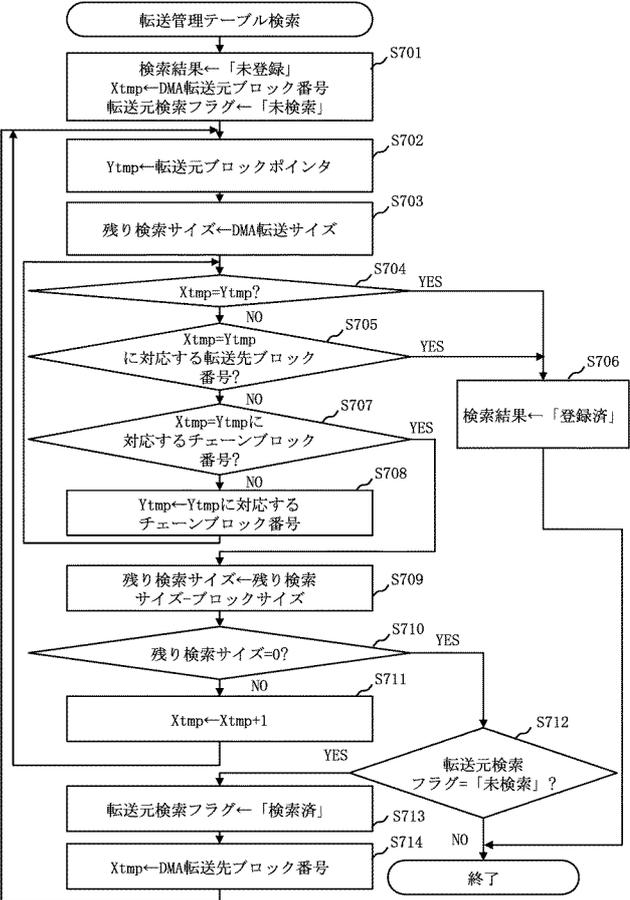
【図10】



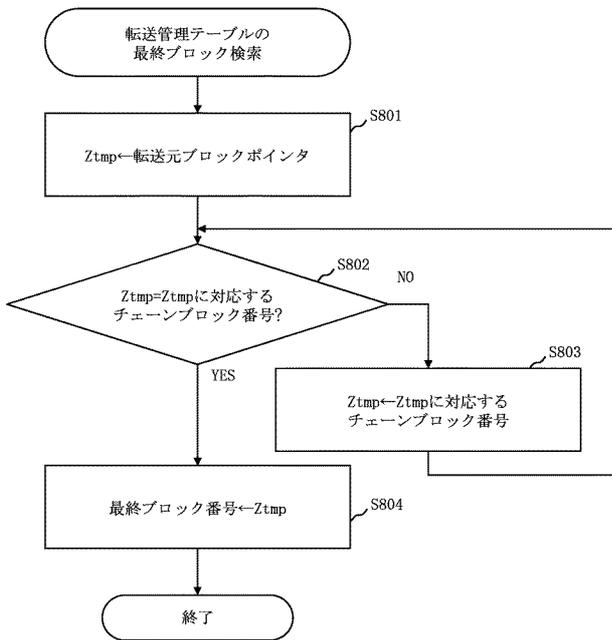
【図11】



【図12】



【 図 1 3 】



【 手続 補正 書 】

【 提出 日 】 平成 29 年 12 月 12 日 (2017.12.12)

【 手続 補正 1 】

【 補正 対象 書類 名 】 特許 請求 の 範囲

【 補正 対象 項目 名 】 全文

【 補正 方法 】 変更

【 補正 の 内容 】

【 特許 請求 の 範囲 】

【 請求 項 1 】

メモリの領域間でのデータ転送であるDMA転送を実施するメモリ制御装置において、プロセッサからの要求を検出するアクセス検出部と、

前記メモリの指定アドレスにデータを書き込むライト要求が前記アクセス検出部により検出されたときに、前記指定アドレスを含む領域を転送先とする未実施のDMA転送がなければ、前記プロセッサから送信されたデータを前記指定アドレスに書き込み、前記未実施のDMA転送があれば、前記プロセッサから送信されたデータをバッファに書き込んだ後、前記指定アドレスへのデータ転送を除く前記未実施のDMA転送と、前記バッファから前記指定アドレスへのデータ転送とを実施する転送管理部とを備えるメモリ制御装置。

【 請求 項 2 】

前記転送管理部は、前記ライト要求が前記アクセス検出部により検出されたときに、前記未実施のDMA転送があれば、前記バッファを確保し、前記バッファから前記指定アドレスへのデータ転送を実施した後、前記バッファを解放する請求項1に記載のメモリ制御装置。

【 請求 項 3 】

前記転送管理部は、前記未実施のDMA転送における転送先の領域を識別する番号と前

記バッファの中で前記指定アドレスに転送されるデータが書き込まれた位置を示す情報とをそれぞれ転送先ブロック番号および更新情報として設定する更新管理テーブルを保持し、個々のDMA転送を実施する際に、前記個々のDMA転送における転送先の領域を識別する番号が転送先ブロック番号として前記更新管理テーブルに設定されていれば、その転送先ブロック番号に対応する更新情報を前記更新管理テーブルから取得し、前記指定アドレスへのデータ転送を除く前記個々のDMA転送と、前記バッファの中で、取得した更新情報に示された位置から前記指定アドレスへのデータ転送とを実施する請求項1または2に記載のメモリ制御装置。

【請求項4】

請求項1から3のいずれか1項に記載のメモリ制御装置と、
前記メモリと、
前記プロセッサと
を備える計算機システム。