

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-98240
(P2013-98240A)

(43) 公開日 **平成25年5月20日(2013.5.20)**

(51) Int. Cl. F I テーマコード (参考)
HO 1 L 25/065 (2006.01) HO 1 L 25/08 Z
HO 1 L 25/07 (2006.01)
HO 1 L 25/18 (2006.01)

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号	特願2011-237515 (P2011-237515)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成23年10月28日 (2011.10.28)	(74) 代理人	100092820 弁理士 伊丹 勝
		(74) 代理人	100106389 弁理士 田村 和彦
		(74) 代理人	100165984 弁理士 小永 兼
		(72) 発明者	種 泰雄 東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	井本 孝志 東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

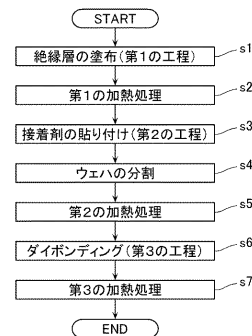
(54) 【発明の名称】 記憶装置、半導体装置及び半導体装置の製造方法

(57) 【要約】

【課題】 製造コストの安い記憶装置、半導体装置及び半導体装置の製造方法を提供する。

【解決手段】 基板上に搭載され、ボンディングワイヤによって基板と接続された第1のチップと、第1のチップ上に積層される様に基板上に搭載され、第1のチップよりも大きい第2のチップとを有する半導体装置の製造方法である。第2のチップの第1のチップとの接着面のボンディングワイヤが形成された部分と対応する部分に絶縁層を塗布し、第2のチップの接着面に接着層を形成し、基板と第2のチップとを貼り合わせる。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

基板上に搭載され、ボンディングワイヤによって前記基板と接続された第 1 のチップと、
 前記第 1 のチップ上に積層される様に前記基板上に搭載され、前記第 1 のチップよりも大きい第 2 のチップと
 を有する半導体装置の製造方法であって、
 前記第 2 のチップの、前記第 1 のチップとの接着面の前記ボンディングワイヤが形成される部分と対応する部分にインクジェット法を用いて絶縁層を塗布し、
 前記絶縁層の塗布後に第 1 の加熱処理を行い、
 前記第 2 のチップの前記接着面に接着層を形成し、
 前記接着層の形成後に第 2 の加熱処理を行い、
 前記基板と前記第 2 のチップとを貼り合わせ、
 前記第 2 のチップを貼り合わせた後に第 3 の加熱処理を行う
 事を特徴とする半導体装置の製造方法。

10

【請求項 2】

基板上に搭載され、ボンディングワイヤによって前記基板と接続された第 1 のチップと、
 前記第 1 のチップ上に積層される様に前記基板上に搭載され、前記第 1 のチップよりも大きい第 2 のチップと
 を有する半導体装置の製造方法であって、
 前記第 2 のチップの、前記第 1 のチップとの接着面の前記ボンディングワイヤが形成される部分と対応する部分に絶縁層を塗布し、
 前記第 2 のチップの前記接着面に接着層を形成し、
 前記基板と前記第 2 のチップとを貼り合わせる
 事を特徴とする半導体装置の製造方法。

20

【請求項 3】

前記絶縁層はインクジェット法を用いて塗布する事を特徴とする請求項 2 記載の半導体装置の製造方法。

【請求項 4】

前記絶縁層を塗布した後前記接着層を貼りつける前に第 1 の加熱処理を行い、
 前記接着層を貼りつけた後前記第 2 のチップを貼り合わせる前に第 2 の加熱処理を行う
 事を特徴とする請求項 2 または 3 記載の半導体装置の製造方法。

30

【請求項 5】

基板上に搭載され、複数のボンディングワイヤによって前記基板と接続された第 1 のチップと、
 前記第 1 のチップ上に積層される様に前記基板上に搭載され、前記第 1 のチップよりも大きい第 2 のチップと
 を有し、
 前記第 2 のチップの、前記第 1 のチップとの接着面の前記ボンディングワイヤが形成された部分と対応する部分に絶縁層を塗布し、
 前記第 2 のチップの前記接着面に接着層を貼り付け、
 前記第 1 のチップと前記第 2 のチップとを貼り合わせる
 事によって製造された半導体装置。

40

【請求項 6】

基板上に搭載され、複数のボンディングワイヤによって前記基板と接続された第 1 のチップと、
 前記第 1 のチップ上に積層される様に前記基板上に搭載され、前記第 1 のチップよりも大きい第 2 のチップと
 を有し、

50

前記第 1 のチップにはメモリを用い、
 前記第 2 のチップには前記メモリを制御するためのコントローラを用い、
 前記第 2 のチップの、前記第 1 のチップとの接着面の前記ボンディングワイヤが形成される部分と対応する部分に絶縁層を塗布し、
 前記第 2 のチップの前記接着面に接着層を貼り付け、
 前記第 1 のチップと前記第 2 のチップとを貼り合わせる
 事によって製造された記憶装置。

【発明の詳細な説明】

【技術分野】

【0001】

実施形態は、記憶装置、半導体装置及び半導体装置の製造方法に関する。

【背景技術】

【0002】

複数枚の半導体チップを積層して製造された半導体装置が知られている。この様な半導体装置において、各半導体チップを、半導体チップ端部に設けられたボンディングワイヤによって基板と接続する方法が知られている。

【0003】

近年、下段に設けられた半導体チップ（以下、下段チップ）上に、下段チップよりも大きい半導体チップ（以下、上段チップ）を積層する構成が提案された。この様な構成においては、下段チップ端のボンディングワイヤが上段チップに接触する事を防ぐため、上段チップ及び下段チップを接続する接着層の厚みを、下段チップ表面から突き出ているボンディングワイヤの高さよりも厚くしていた。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2010 - 118395 号

【0005】

【特許文献 2】特許第 4188337 号

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の実施形態は、製造コストの安い記憶装置、半導体装置及び半導体装置の製造方法を提供することを目的としている。

【課題を解決するための手段】

【0007】

実施形態に係る半導体装置の製造方法は、基板上に搭載され、ボンディングワイヤによって基板と接続された第 1 のチップと、第 1 のチップ上に積層される様に基板上に搭載され、第 1 のチップよりも大きい第 2 のチップとを有する半導体装置の製造方法であって、第 2 のチップの、第 1 のチップとの接着面のボンディングワイヤが形成される部分と対応する部分に絶縁層を塗布し、第 2 のチップの接着面に接着層を形成し、基板と第 2 のチップとを貼り合わせる事を特徴とする。

【図面の簡単な説明】

【0008】

【図 1】第 1 の実施形態に係る半導体装置の構成例を示す平面図である。

【図 2】同半導体装置の側面図である。

【図 3】同実施形態に係る半導体装置の製造方法を示すフローチャートである。

【図 4】同製造方法の第 1 の工程を説明する為の概略図である。

【図 5】同製造方法の第 1 の加熱処理を説明する為の概略図である。

【図 6】同製造方法の第 2 の工程を説明する為の概略図である。

【図 7】同製造方法の第 3 の工程を説明する為の概略図である。

10

20

30

40

50

【図 8】同製造方法の第 3 の工程によって製造された構造の説明をする為の概略図である。

【発明を実施するための形態】

【0009】

[第 1 の実施の形態]

[全体構成]

図 1 は第 1 の実施形態に係る半導体装置の構成例を示す平面図、図 2 は同半導体装置の側面図である。本実施形態に係る半導体装置は、基板 1 と、ボンディングワイヤ 2 によって基板 1 と接続された第 1 のチップ 3 と、第 1 のチップ 3 全体を覆う接着層 4 と、接着層 4 を介して基板 1 と接続された積層体 5 を有している。積層体 5 は、接着層 4 を介して基板 1 及び第 1 のチップ 3 に接着された第 2 のチップ 5 1 と、第 2 のチップ 5 1 表面に積層された複数のチップ 5 2 を有している。第 2 のチップ 5 1 及び複数のチップ 5 2 は、積層体用のボンディングワイヤ 5 3 によって基板 1 に接続されている。又、第 2 のチップ 5 1 の第 1 のチップ 3 との接着面のうち、第 1 のチップ 3 に設けられたボンディングワイヤ 2 と対向する部分には絶縁層 6 が形成されている。第 2 のチップ 5 1 には例えば半導体メモリ、第 1 のチップ 3 には第 2 のチップ 5 1 を制御するためのメモリコントローラを用いる事ができる。半導体メモリの面積をメモリコントローラ的面積よりも大きくすると、記憶容量を増大させることができるため、本実施の形態を用いた記憶装置に好適である。

10

【0010】

[製造方法]

次に、本実施形態に係る半導体装置の製造方法について説明する。図 3 は、本実施形態に係る半導体装置の製造方法を示すフローチャートである。

20

【0011】

本実施形態に係る半導体装置の製造方法においては、図 4 に示す通り、まず第 2 のチップ 5 1 となるシリコンウェハ 5 1 A の接着面に絶縁層 6 となる絶縁樹脂 6 A を例えば 5 ~ 10 μm の厚みで塗布する (ステップ S 1)。本実施形態においては、絶縁樹脂 6 A として熱硬化性のエポキシ系の絶縁樹脂を使用しているが、熱以外の方法によって硬化する絶縁体を使用することも可能である。絶縁樹脂 6 A は、後にシリコンウェハ 5 1 A から切り出されて複数の第 2 のチップ 5 1 となる部分毎に、複数の同一パターンを描画する様に塗布される。パターンとしては例えば第 1 のチップ 3 の周囲を覆う 2 ~ 3 mm 幅のパターン等が適用可能である。絶縁樹脂 6 A の塗布には、例えばインクジェット法等の手段を用いることが可能である。

30

【0012】

次に、図 5 に示す通り、絶縁樹脂 6 A が塗布されたシリコンウェハ 5 1 A に例えば 90、1 時間程度の第 1 の加熱処理を行い、絶縁樹脂 6 A の粘度を高めて絶縁樹脂 6 B とする (ステップ S 2)。次に、図 6 に示す通り、シリコンウェハ 5 1 A の接着面にシート状の接着剤 4 A を張り付け (ステップ S 3)、シリコンウェハ 5 1 A を複数の第 2 のチップ 5 1 に切り分ける (ステップ S 4)。接着剤 4 A としては熱可塑性の接着剤が適用可能であり、アクリル系、ポリイミド系の接着剤等を用いることも可能である。

【0013】

次に、第 2 のチップ 5 1 に対して第 2 の加熱処理を行う (ステップ S 5)。第 2 の加熱処理によって接着剤 4 A の粘度は下がり、接着剤 4 B となる。第 2 の加熱処理は、例えばあらかじめ加熱された図示しない平板に第 2 のチップ 5 1 を数秒間載置させたり、あらかじめ加熱された後述するコレット 7 を用いて第 2 のチップ 5 1 を移動したり、あらかじめ加熱された基板 1 から伝達する熱を利用することにより行う。これにより接着剤 4 A を加熱することができる。

40

【0014】

図 7 に示す様にコレット 7 によって第 1 のチップ 3 上に第 2 のチップ 5 1 を張り付ける (ステップ S 6)。接着剤 4 B は第 2 の加熱処理において低粘度化している。第 1 のチップ 3 と第 2 のチップ 5 1 の貼り付けの際に、基板 1 の一部表面、ボンディングワイヤ 2 及

50

び第1のチップ3は、第2のチップ51の接着面に形成された接着層4Bに埋め込まれる。又、第2のチップ51の接着面のうち、ボンディングワイヤ2と対向する部分には絶縁層6Bが形成されており、ボンディングワイヤ2と第2のチップ51との接触を防いでいる。

【0015】

上記方法を実現する為には、絶縁層6Bを、ボンディングワイヤ2が貫通しないように、一定以上高粘度化する必要がある。必要な粘度はボンディングワイヤ2の直径や、絶縁層6Bの厚み等によって適宜調整することが可能であるが、例えば直径30 μ m以下のボンディングワイヤ2を使用した場合、粘度を100000Pa s程度にすれば、絶縁層6Bの厚みを15 μ m以下に抑えることが可能である。

10

【0016】

次に、図8に示すように、半導体装置を例えば100~150、1時間程度の雰囲気において、第3の加熱処理を行う(ステップS7)。第3の加熱処理によって硬化し、絶縁樹脂6Bの粘度は更に上がり、絶縁層6となる。同様に、接着剤4Bも硬化し接着剤4となる。その後、第2のチップ51に複数のチップ52を積層し、積層体5を形成し、ボンディングワイヤ53等、各種コンタクト配線等を形成することによって、半導体装置が製造される。

【0017】

上記製造方法においては、第2のチップ51の接着面に絶縁層を設けることによって第2のチップ51とボンディングワイヤ2との絶縁を行っている。従って、接着層4の厚みが第1のチップ3の表面から突き出ているボンディングワイヤ2の高さより薄い場合であっても、第1のチップ3と第2のチップ51とを絶縁することが可能である。上記方法は、第1のチップ3の表面から突き出ているボンディングワイヤ2の高さまで接着層を形成する手段と比較して、接着層の材料コストが抑えられ、または第1のチップ3の表面から突き出ているボンディングワイヤ2の高さの加工バラつきに対するマージンが向上し、更に半導体装置の微細化を図ることが可能となる。

20

【0018】

又、第2のチップ51の接着面全面に絶縁層を設けるのではなく、ボンディングワイヤ2と対面する部分にのみ絶縁層6を設けているため、絶縁層6の材料コストが抑えられる。更に、絶縁樹脂6Aの塗布をインクジェット法によって行った場合、高精度に絶縁樹脂6Aの塗布を行うことが可能であるため、更に絶縁層6の材料コストが抑えられる。

30

【0019】

[その他の実施形態]

本発明の実施形態を説明したが、これらの実施形態は例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことが出来る。これら実施形態やその変形は、発明の範囲や要旨に含まれると共に、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

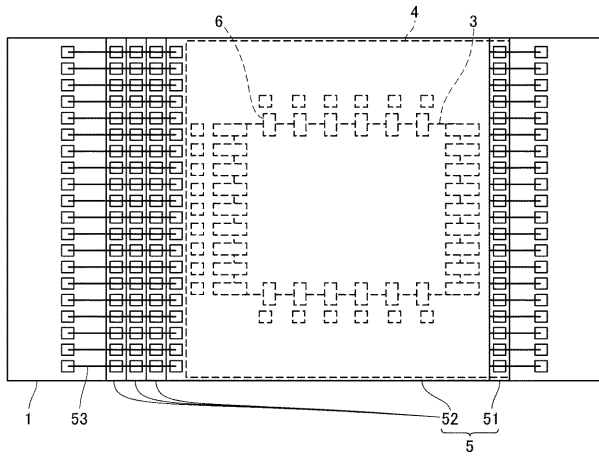
【符号の説明】

【0020】

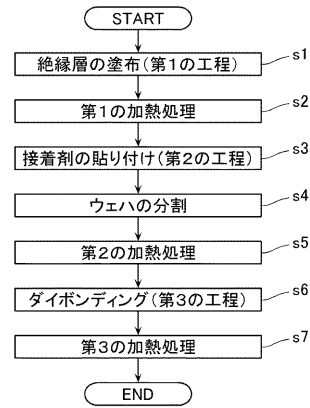
1・・・基板、2・・・ボンディングワイヤ、3・・・第1のチップ、4・・・接着層、5・・・積層体、6・・・絶縁層、7・・・コレット、51・・・第2のチップ、52・・・チップ、53・・・積層体層のボンディングワイヤ。

40

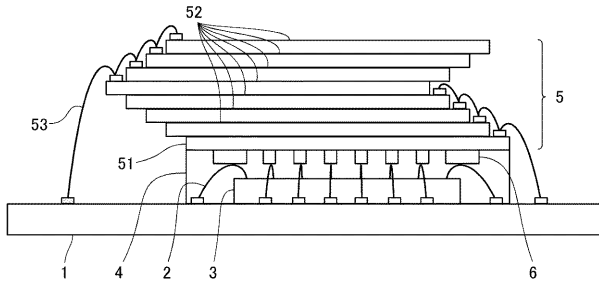
【図1】



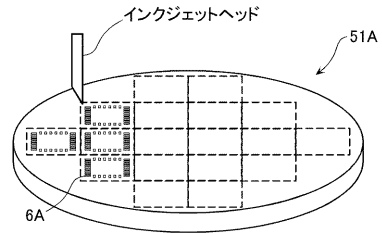
【図3】



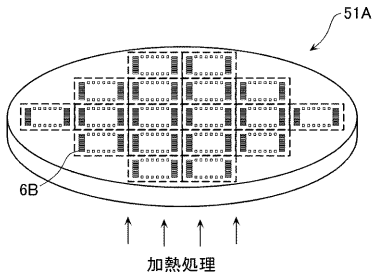
【図2】



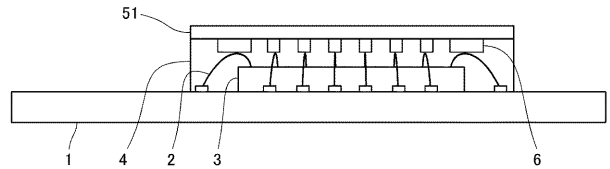
【図4】



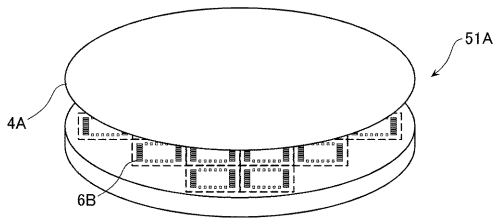
【図5】



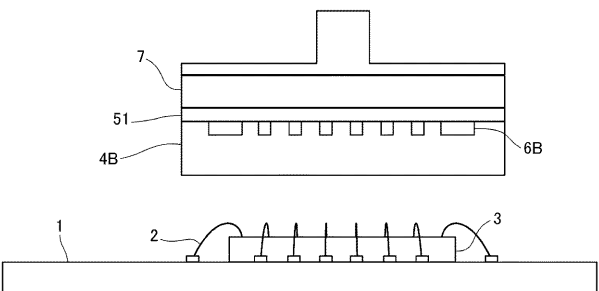
【図8】



【図6】



【図7】



フロントページの続き

- (72)発明者 川戸 雅敏
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 宮下 浩一
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 安藤 善康
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 谷本 亮
東京都港区芝浦一丁目1番1号 株式会社東芝内