

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-9978

(P2009-9978A)

(43) 公開日 平成21年1月15日(2009.1.15)

(51) Int. Cl. F I テーマコード (参考)
 HO 1 L 33/00 (2006.01) HO 1 L 33/00 C 5 F O 4 1

審査請求 未請求 請求項の数 6 O L (全 10 頁)

<p>(21) 出願番号 特願2007-167209 (P2007-167209) (22) 出願日 平成19年6月26日 (2007.6.26)</p>	<p>(71) 出願人 000005832 パナソニック電気株式会社 大阪府門真市大字門真1048番地 (74) 代理人 100067828 弁理士 小谷 悦司 (74) 代理人 100096150 弁理士 伊藤 孝夫 (74) 代理人 100099955 弁理士 樋口 次郎 (72) 発明者 ロバート・アーミテイジ 大阪府門真市大字門真1048番地 松下 電気株式会社内 Fターム(参考) 5F041 AA03 AA21 AA43 CA05 CA40 CA66 CA77</p>
--	--

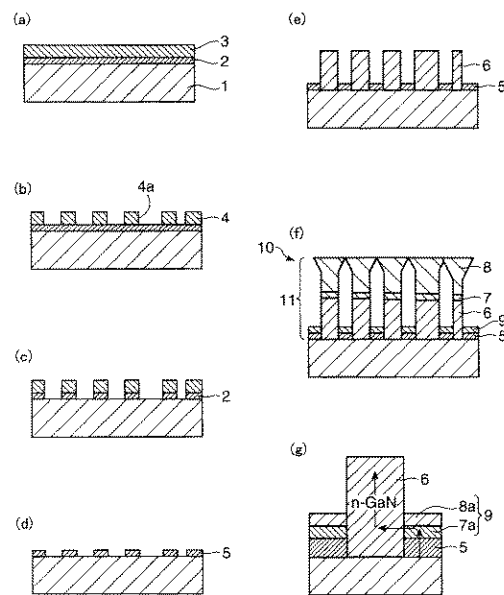
(54) 【発明の名称】 化合物半導体素子およびそれを用いる照明装置ならびに化合物半導体素子の製造方法

(57) 【要約】

【課題】 絶縁性基板上に、少なくともn型層およびp型層が積層されて成るナノスケールの柱状結晶構造体が形成されて成る発光ダイオードにおいて、導電率の高い金属層を下部電極として用いることができるとともに、量産向きの安価な工程を実現する。

【解決手段】 サファイア基板1上に下部電極となるTiN薄膜2を100nm、Al薄膜3を800nm蒸着し(図1(a))、Al薄膜3を陽極酸化して形成(図1(b))したAl₂O₃多孔質薄膜4をマスク材として、下地のTiN薄膜2をエッチングし(図1(c))、ウェットエッチングでAl₂O₃多孔質薄膜4を除去する(図1(d))その後、MBE装置で800℃にて通常のGa_{0.5}In_{0.5}Nナノコラム成長を行うことで、n型Ga_{0.5}In_{0.5}N層6を約1000nm成長させる(図1(e))。この時、基板1上にはn型Ga_{0.5}In_{0.5}N層6は成長するが、多孔質TiN薄膜5上には成長せず、前記下部電極に用いることができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

高抵抗な基板の上部に少なくとも n 型層および p 型層が積層されて成るナノスケールの柱状結晶構造体を複数有する化合物半導体素子において、

前記基板上に形成され、前記基板から該柱状結晶構造体が成長してゆくための貫通孔が穿設された金属層をさらに備え、

前記金属層は、前記柱状結晶構造体の基端部分の成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない金属材料から成ることを特徴とする化合物半導体素子。

【請求項 2】

前記金属層は、Ti、Zr、Hf、Cr、Nbの単一金属およびそれらの窒化物の1つから成ることを特徴とする請求項 1 記載の化合物半導体素子。

【請求項 3】

前記基板は、サファイア、MgO、スピネルおよびリチウムアルミナイトの1つから成ることを特徴とする請求項 1 または 2 記載の化合物半導体素子。

【請求項 4】

前記請求項 1 ~ 3 のいずれか 1 項に記載の化合物半導体素子を用いることを特徴とする照明装置。

【請求項 5】

高抵抗な基板の上部に少なくとも n 型層および p 型層が積層されて成るナノスケールの柱状結晶構造体を複数有する化合物半導体素子の製造方法において、

前記基板上に、前記柱状結晶構造体の基端部分の成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない金属材料から成る金属層を成膜する工程と、

前記金属層に貫通孔を穿設する工程と、

前記貫通孔内で露出した基板表面上に前記柱状結晶構造体の材料を結晶化させ、少なくとも前記 n 型層および p 型層を成長させる工程とを含むことを特徴とする化合物半導体素子の製造方法。

【請求項 6】

前記貫通孔を穿設する工程は、陽極酸化法、ナノインプリント法、ホログラフィック露光法のいずれかを用いることを特徴とする請求項 5 記載の化合物半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、III - V 族化合物半導体などの化合物半導体素子およびそれを用いる照明装置ならびに化合物半導体素子の製造方法に関し、特に半導体素子としては、基板上にナノコラムやナノロッドなどと称されるナノスケールの柱状結晶構造体が形成されて成るものに関する。

【背景技術】

【0002】

近年、窒化物半導体もしくは酸化物半導体で構成された発光層を有する化合物半導体発光素子が注目されている。この発光素子の構造は、主として、サファイア基板を用い、発光層の下部にシリコン (Si) がドーピングされた n^+ - GaN 層から成る n - クラッド層およびコンタクト層、発光層の上部にマグネシウム (Mg) がドーピングされた p - $Al_xGa_{1-x}N$ から成る電子ブロック層、電子ブロック層の上部に p - GaN のコンタクト層がそれぞれ形成されて構成されている。これらのプレーナー型の発光素子 (LED) は、基板のサファイアと、窒化物や酸化物の半導体層との格子定数が大きく異なり、かつ基板上に薄膜として形成されるので、結晶内に非常に多くの貫通転位を含んでおり、発光素子の効率を増加させるのは困難であった。

【0003】

10

20

30

40

50

そこで、このような問題を解決する手法の従来例として、特許文献1が知られている。この従来例では、サファイア基板上に、n型Ga_{0.9}N_{0.1}バッファ層を形成した後、アレイ状に配列された多数の前記柱状結晶構造体（ナノコラム）を形成しており、そのGa_{0.9}N_{0.1}ナノコラム間に、柱状結晶構造の保護等のために透明絶縁物層を埋め込んだ後、透明電極および電極パッドが成膜されて構成されている。特に青色Ga_{0.9}N_{0.1}ナノコラムは、n型Ga_{0.9}N_{0.1}ナノコラム、InGa_{0.9}N_{0.1}量子井戸、p型Ga_{0.9}N_{0.1}ナノコラムから構成されている。

【0004】

このGa_{0.9}N_{0.1}ナノコラムLEDではプレーナー型LEDと違い、Ga_{0.9}N_{0.1}エピ層成長時に点在していた成長核が横（面）方向に結合した後、平面で縦方向に成長してゆくのではなく、成長核が前記横（面）方向に結合する前に縦方向に成長するので、貫通転位は原理上存在せず、貫通転位の周りに発生する点欠陥もプレーナー型と比較して圧倒的に少ないことが期待できる。このため、プレーナー型LEDに比べて極めて結晶品質の良いGa_{0.9}N_{0.1}単結晶が得られ、内部量子効率も飛躍的に向上することが期待できる。

10

【特許文献1】特開2005-228936号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上述のように構成されるナノコラムLEDでは、貫通転位の課題は解決されているが、プレーナー型LEDに対する難点として、サファイア基板の下部電極に、低温で形成されるアモルファスの前記n型Ga_{0.9}N_{0.1}バッファ層を用いているので、高温で膜厚が厚く形成される単結晶のn型Ga_{0.9}N_{0.1}層を用いるプレーナー型LEDと比べて、下部電極の直列抵抗が高いという問題がある。

20

【0006】

一方、導電性基板を用いて直列抵抗を下げることは可能であるが、導電性基板は一般にLEDの発光、特にInGa_{0.9}N_{0.1}/Ga_{0.9}N_{0.1}発光層から放射される青色光に対して透明ではなく、ナノコラムの成長においても、Si、Ge、GaAsなどの導電性基板では、結晶軸や極性の制御が絶縁性基板に比べて困難である。たとえば、on電圧の低減による低損失化や、Mgドープ制御に対して有効な窒素極性ナノコラムの成長は、サファイアでは容易である。また、Si基板では、Ga極性の成長しかできない。

【0007】

本発明の目的は、高抵抗な基板上にナノスケールの柱状結晶構造体を形成するにあたって、導電率の高い金属層を下部電極として用いることができるとともに、量産向きの安価な工程を実現することができる化合物半導体素子およびそれを用いる照明装置ならびに化合物半導体素子の製造方法を提供することである。

30

【課題を解決するための手段】

【0008】

本発明の化合物半導体素子は、高抵抗な基板の上部に少なくともn型層およびp型層が積層されて成るナノスケールの柱状結晶構造体を複数有する化合物半導体素子において、前記基板上に形成され、前記基板から該柱状結晶構造体が成長してゆくための貫通孔が穿設された金属層をさらに備え、前記金属層は、前記柱状結晶構造体の基端部分の成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない金属材料から成ることを特徴とする。

40

【0009】

また、本発明の化合物半導体素子の製造方法は、高抵抗な基板の上部に少なくともn型層およびp型層が積層されて成るナノスケールの柱状結晶構造体を複数有する化合物半導体素子の製造方法において、前記基板上に、前記柱状結晶構造体の基端部分の成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない金属材料から成る金属層を成膜する工程と、前記金属層に貫通孔を穿設する工程と、前記貫通孔内で露出した基板表面

50

上に前記柱状結晶構造体の材料を結晶化させ、少なくとも前記n型層およびp型層を成長させる工程とを含むことを特徴とする。

【0010】

上記の構成によれば、絶縁性を含む高抵抗な基板上に、少なくともn型層およびp型層が積層されて成るナノコラムやナノロッドなどと称されるナノスケールの柱状結晶構造体が形成されて成る化合物半導体素子において、基板上に下部電極として導電率の高い金属層を積層し、前記柱状結晶構造体はその金属層に穿設された貫通孔から成長させてゆく。ただし、前記柱状結晶構造体の材料であるGa, N, In, Alなどの化合物半導体材料や、Mg, Si, Znなどの添加物材料が、前記金属層上で面方向に結晶化してしまうと、結晶欠陥の少ない柱状結晶構造体を成長させることができなくなるので、該柱状結晶構造体が前記貫通孔から突出して、すなわち該柱状結晶構造体の基端部分が成長する間は、その成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない高融点の金属材料によって前記金属層を形成する。

10

【0011】

したがって、高抵抗な基板上にナノスケールの柱状結晶構造体を形成するにあたって、従来例のようなGaNバッファ層などではなく、導電率の高い金属層を下部電極として用いることができるとともに、量産向きの安価な工程を実現することができる。

【0012】

さらにまた、本発明の化合物半導体素子では、前記金属層は、Ti、Zr、Hf、Cr、Nbの単一金属およびそれらの窒化物の1つから成ることを特徴とする。

20

【0013】

上記の構成によれば、これらの材料は、前記柱状結晶構造体の基端部分であるn型層の成長温度である800以上ではGaN結晶と反応しないか、あるいは反応しても金属窒化物を形成し、かつ700以上ではその上にGaNが接着しない金属材料であり、しかも工業的に容易に入手可能なものである。

【0014】

また、本発明の化合物半導体素子では、前記基板は、サファイア、MgO、スピネルおよびリチウムアルミナイトの1つから成ることを特徴とする。

【0015】

上記の構成によれば、これらの材料は、良好な結晶で前記柱状結晶構造体を成長させることができる絶縁性基板を成すことができ、さらにInGaN/GaN発光層から放射される青色光に対して該基板は透明であり、ナノコラムLEDにおいて結晶軸や極性の制御が容易であり、しかも工業的に容易に入手可能なものである。

30

【0016】

さらにまた、本発明の照明装置は、前記の化合物半導体素子を用いることを特徴とする。

【0017】

上記の構成によれば、製造コストが安価で、かつ信頼性に優れた高効率な照明装置を実現することができる。

40

【0018】

また、本発明の化合物半導体素子の製造方法では、前記貫通孔の穿設は、陽極酸化法、ナノインプリント法、ホログラフィック露光法のいずれかを用いることを特徴とする。

【0019】

上記の構成によれば、貫通孔の穿設工程をより効率的に行うことができる。

【発明の効果】

【0020】

本発明の化合物半導体素子およびその製造方法は、以上のように、絶縁性を含む高抵抗な基板上に、少なくともn型層およびp型層が積層されて成るナノスケールの柱状結晶構造体が複数形成されて成る化合物半導体素子およびその製造方法において、前記基板上に

50

前記柱状結晶構造体の成長前に金属層を形成しておき、その金属層に穿設された貫通孔から前記柱状結晶構造体を成長させるようにし、前記金属層が、前記柱状結晶構造体の基端部分の成長温度では、該柱状結晶構造体の材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化した柱状結晶構造体の材料が接着しない高融点の金属材料から成る。

【0021】

それゆえ、高抵抗な基板上にナノスケールの柱状結晶構造体を形成するにあたって、導電率の高い金属層を下部電極として用いることができるとともに、量産向きの安価な工程を実現することができる。

【0022】

さらにまた、本発明の化合物半導体素子は、以上のように、前記金属層が、Ti、Zr、Hf、Cr、Nbの単一金属およびそれらの窒化物の1つから成る。

【0023】

それゆえ、前記の条件を満足することができ、しかも工業的に容易に入手することができる。

【0024】

また、本発明の化合物半導体素子は、以上のように、前記基板が、サファイア、MgO、スピネルおよびリチウムアルミナイトの1つから成る。

【0025】

それゆえ、良好な結晶で前記柱状結晶構造体を成長させることができる絶縁性基板を成すことができ、さらにInGaN/GaN発光層から放射される青色光に対して該基板は透明であり、ナノコラムLEDにおいて結晶軸や極性の制御が容易であり、しかも工業的に容易に入手することができる。

【0026】

さらにまた、本発明の照明装置は、以上のように、前記の化合物半導体素子を用いる。

【0027】

それゆえ、製造コストが安価で、かつ信頼性に優れた高効率な照明装置を実現することができる。

【0028】

また、本発明の化合物半導体素子の製造方法は、以上のように、前記貫通孔の穿設を、陽極酸化法、ナノインプリント法、ホログラフィック露光法のいずれかを用いて行う。

【0029】

それゆえ、前記貫通孔の穿設工程をより効率的に行うことができる。

【発明を実施するための最良の形態】

【0030】

[実施の形態1]

図1は、本発明の実施の一形態に係る化合物半導体素子である発光ダイオードの製造工程を模式的に示す断面図である。まず、図1(a)で示すように、サファイア基板1上にマグネトロンスパッタ装置を用いて、高融点の金属層であるTiN薄膜2を100nm、Al薄膜3を800nm蒸着する。次に、前記TiN薄膜2上のAl薄膜3を陽極酸化して、図1(b)で示すように、Al₂O₃ナノポーラス(多孔質)薄膜4を形成する。

【0031】

前記陽極酸化の工程は、大略的に、1回目の陽極酸化およびエッチングならびに2回目の陽極酸化およびエッチングの工程から成る。まず、1回目の陽極酸化では、0.35モルで60のシュウ酸溶液に前記基板1を浸漬し、その基板1側に電源の陽極に接続されたクリップを接続し、前記シュウ酸溶液に浸漬した電極に前記電源の負極を接続し、42Vの電圧を印加することで行われる。陽極酸化の終了判定は、陽極酸化電流をモニターすることで行われ、前記Al薄膜3の膜厚が200nm減少した時点で終了となる。次に、1回目のエッチングでは、リン酸に酸化クロム(パウダー)を加えた溶液に、60で3分間浸漬させる。続いて、2回目の陽極酸化が1回目の陽極酸化と同じ条件で行われ、モ

10

20

30

40

50

ニター電流密度が 0.01 mA/cm^2 以下となった時点で終了となる。その後、2回目のエッチングが1回目と同様に行われる。こうして、1回目の陽極酸化で形成した微細孔4aを、2回目の陽極酸化で拡大し、前記微細孔4aをナノコラム形成に適した均一な孔径にすることができる。なお、陽極酸化のプロセスで、ハロゲンランプを照射して、光化学反応によるエッチングを行うことで、反応が加速され、プロセスを短時間化することができる。

【0032】

続いて、図1(c)で示すように、前記 Al_2O_3 多孔質薄膜4をマスク材として、下地のTiN薄膜2をArイオンを用いたミリング装置によりエッチングし、前記 Al_2O_3 多孔質薄膜4の多孔質パターンを下地のTiN薄膜2に転写する。引き続き、60のリン酸で約30分間ウェットエッチングすることにより、図1(d)で示すように、マスク材として用いた Al_2O_3 多孔質薄膜4を除去し、前記微細孔4aの部分で下地のサファイア基板1が露出している多孔質TiN薄膜5を形成することができる。

10

【0033】

次に、前記サファイア/多孔質TiN基板を分子線エピタキシー(MBE)装置に入れ、RF窒素プラズマを10分間照射した後、温度を800に昇温し、通常のGaNナノコラム成長を行うことで、図1(e)で示すように、n型GaN層6を約1000nm成長させる。ここで、最初にナノコラムの基端側のn型GaN層6を成長させる際には、微細孔4a内に露出しているサファイア基板1上に該n型GaN層6が成長するが、前記多孔質TiN薄膜5上にはGaN単結晶は成長しない。これは、800以上では、TiとGaNとは結晶を作らず、しかもGaNの多孔質TiN薄膜5上への固着率が極めて低いためである。

20

【0034】

この後、成長温度を600に下げて、図1(f)で示すように、n型GaN/InGaNから成る多重量子井戸層7およびp型GaN層8を形成してGaNナノコラムLED11を完成する。このとき、p型GaN層8は、化合物材料のガス流量を調整することで、この図1(f)で示すように徐々に径を広げて、隣接するナノコラムのp型GaN層8と接触させて、プレーナー構造となるようにする。

【0035】

ここで、成長温度を800から600に下げたことにより、TiとGaNとが結晶を作り、その前記多孔質TiN薄膜5上への固着率も高くなり、図1(g)に拡大して示すように、前記多孔質TiN薄膜5上にも、n型GaN/InGaNから成る多重量子井戸層7aおよびp型GaN層8aが積層され、GaN/InGaN単結晶積層膜9を形成する。しかしながら、前記p型GaN層8の拡径やナノコラムの高さによって、ナノコラムの基端側への原料ガスの供給は少なく、該GaN/InGaN単結晶積層膜9の成長は前記多重量子井戸層7およびp型GaN層8に比べて僅かである。そして、図1(g)中の矢印に示す通り、チップ内のn型電極層と電気的に接続される前記多孔質TiN薄膜5を介して、チップ上に形成されたすべてのGaNナノコラムLED11にn型コンタクトをとることが可能になる。

30

【0036】

図2は、上述のようにして作成されたGaN基板10に対する電極形成の一例を説明するための模式的な図である。図2(a)は、前記図1(f)で示すようなプレーナー形のp型GaN層8を有するGaN基板10の平面図であり、図1(f)で示すGaNナノコラムLED11が、このGaN基板10の全面に形成されている。このGaN基板10に、フォトリソグラフィにより、図2(b)に示すマスク12を施し、RIEエッチングにより該マスク12以外の部分のGaNナノコラムLED11を除去し、下地の多孔質TiN薄膜5のみを残すことにより、図2(c)に示すように中心部にGaNナノコラムLED11を有し、周辺部は多孔質TiN薄膜5を有するチップが出来上がる。

40

【0037】

そのチップに対して、図2(d)で示すように、p型GaN層8上には透明導電膜13

50

とp型パッド電極14とを形成し、n型電極層となる前記多孔質TiN薄膜5の周縁にもn型パッド電極15を形成し、それぞれに外部電極引き出しの為のワイヤ16, 17をワイヤボンディングすることにより発光ダイオードを完成する。

【0038】

また図3は、前記GaN基板10をフリップチップ実装する場合の一例を説明するための模式的な断面図である。実装に使用されるセラミックパッケージ30の中央部には窪み31が形成されており、その窪み31の底32にはp型配線38およびn型配線39がパターンニングされ、これらの配線38, 39はパッケージ外部に取り出されている。その配線38, 39上に、前記GaN基板10が、Auバンプ36, 37によりそれぞれバンプ接合されている。また、セラミックパッケージ30の窪み31の壁面33には、ナノコラム発光素子から出た光を最小のロスで反射すべくAl薄膜34が形成されており、窪み31の全体は透光性の封止樹脂35によって封止されている。

10

【0039】

このように構成することで、絶縁性のサファイア基板1上にGaNナノコラムLED11を形成するにあたって、従来例のようなGaNバッファ層などではなく、導電率の高い金属層である多孔質TiN薄膜5を下部電極として用いることができるとともに、量産向きの安価な工程を実現することができる。

【0040】

上述の説明では、下部電極となる金属層として、チタンの窒化膜から成る多孔質TiN薄膜5を用いたけれども、導電率が高く、ナノコラムの基端部分(図1ではn型GaN層6)が成長する間は、その成長温度(図1では800)では、ナノコラムの材料であるGa, N, In, Alなどの化合物半導体材料や、Mg, Si, Znなどの添加物材料と反応して結晶を作らないか、結晶を作っても金属化合物を形成し、かつ結晶化したナノコラムの材料が接着しない高融点の金属材料を用いればよく、本発明の他の実施形態として、Ti, Zr, Hf, Cr, Nbの単一金属およびそれらの窒化物の1つを用いることができる。それらの材料は、800以上ではGaN結晶と反応しないか、あるいは反応しても金属窒化物を形成し、かつ700以上ではその上にGaNが接着しない金属材料であり、しかも工業的に容易に入手可能なもので、好適である。

20

【0041】

また上述の説明では、基板としてサファイア基板1を用いたけれども、本発明の他の実施形態として、MgO、スピネルまたはリチウムアルミナイトなどを用いることができる。それらの材料は、良好な結晶でナノコラムを成長させることができ、さらにInGaN/GaNから成る多重量子井戸層(発光層)7から放射される青色光に対して透明であり、ナノコラムLEDにおいて結晶軸や極性の制御が容易であり、しかも工業的に容易に入手可能なもので、好適である。

30

【0042】

さらにまた、図1(b)で示す多孔質薄膜4の形成の際に、図2(e)に示すような網目パターンのマスク18を用いてもよい。このマスク18に覆われた部分は、前記微細孔4a、したがってナノコラムが形成されず、下部電極(n型電極層)となる多孔質TiN薄膜5がそのまま残される。したがって、下部電極の抵抗をさらに下げることができる。

40

【0043】

[実施の形態2]

図4は、本発明の実施の他の形態に係る化合物半導体素子である発光ダイオードの製造工程を模式的に示す断面図である。本実施の形態は、前述の図1で示す製造工程に類似している。注目すべきは、本実施の形態では、貫通孔である前記微細孔4aの穿設に、陽酸化法、ナノインプリント法、ホログラフィック露光法のいずれか(この図4の例ではナノインプリント法)が用いられることである。

【0044】

すなわち、先ず、図2(a)で示すように、MgO基板21上にマグネトロンスパッタ装置を用いてZr薄膜22を100nm蒸着し、スピンコートによりフォトレジスト23

50

を800nm塗布する。次に、前記ナノインプリント技術を用いて、(図2(b))で示すように、フォトレジスト23をエッチングし、前記微細孔4aを有するフォトレジストマスク24を形成する。

【0045】

その後、図2(c)で示すように、前記フォトレジストマスク24をマスク材として下地のZr薄膜22をArイオンを用いたミリング装置によりエッチングし、前記フォトレジストマスク24のパターンを下地のZr薄膜22に転写する。引き続き、図2(d)で示すように、通常のリソグラフィ技術を用いてフォトレジストマスク24を除去することにより、下部電極層25を形成することができる。これ以降は図1(e)以降に示した方法により、GaNナノコラムLEDを実現することができる。

10

【0046】

このようなマターニングしたマスクを用いて前記微細孔4aを形成することで、該微細孔4a、したがって前記GaNナノコラムLEDの配置、すなわち配列ピッチおよび配列パターンならびに柱径を任意に設定することができ、結晶欠陥の少ないGaNナノコラムLEDの利点を生かし、発生された光を効率的に外部に取出すことができるとともに、所望とする配光で取出す等、光学特性を設計者の意図したとおりに実現することができる。たとえば、前記ナノインプリントの金型のレイアウト設計により、前記微細孔4aを2次元フォトニック結晶配置をなすように配置することで、光取出し効率を向上することができる。

【0047】

また、GaNナノコラムLEDの前記柱径を調整することで、波長変換のための蛍光体を用いることなく、所望とする波長の光を発生させることができる。しかも、同一の基板上に、多色発光のGaNナノコラムLEDを実現することができ、それらの組み合わせによって多種多様な発色が可能となると同時に、白色発光も可能になり、さらに同じ白色でもさまざまな色合いを出すことができる。たとえば、R、G、Bの3色を発生するようにすると、白色光に合成することができ、Y、Bの2色を発生するようにすると、疑似白色光に合成することができる。こうして、白色光に適応した発光ダイオードを実現することができ、前述のように製造コストが安価で、かつ信頼性に優れる点と併せて、該発光ダイオードは照明装置に極めて好適である。

20

【0048】

本発明は、窒化物半導体(GaN)に限らず、酸化物半導体にも適用することができる。また、III族原子と窒素原子に限らず、II族原子と酸素原子およびそれらの組み合わせにも適用することができる。

30

【図面の簡単な説明】

【0049】

【図1】本発明の実施の一形態に係る化合物半導体素子である発光ダイオードの製造工程を模式的に示す断面図である。

【図2】図1で示すようにして作成されたGaN基板に対する電極形成の一例を説明するための模式的な図である。

【図3】図1で示すようにして作成されたGaN基板をフリップチップ実装する場合の一例を説明するための模式的な断面図である。

40

【図4】本発明の実施の他の形態に係る化合物半導体素子である発光ダイオードの製造工程を模式的に示す断面図である。

【符号の説明】

【0050】

- 1 サファイア基板
- 2 TiN薄膜
- 3 Al薄膜
- 4 Al₂O₃多孔質薄膜
- 4a 微細孔

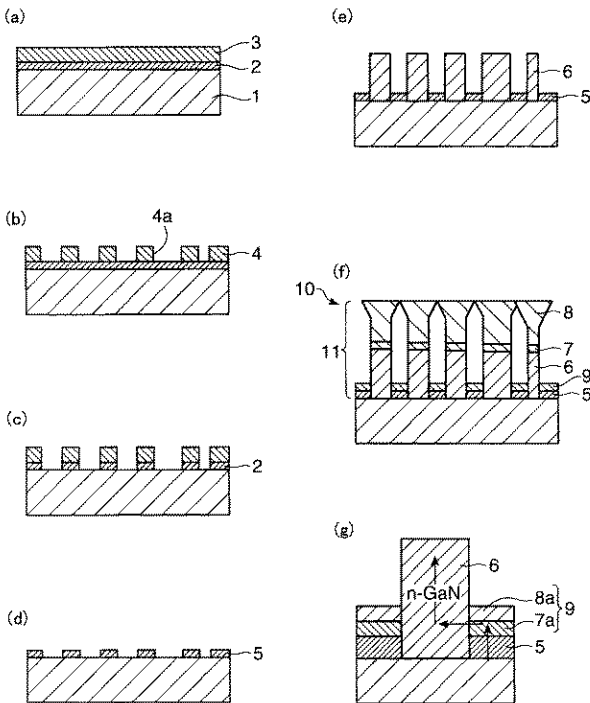
50

- 5 多孔質TiN薄膜
- 6 n型GaN層
- 7 多重量子井戸層
- 8 p型GaN層
- 10 GaN基板
- 11 GaNナノコラムLED
- 12 マスク
- 13 透明導電膜
- 14 p型パッド電極
- 15 n型パッド電極
- 16, 17 ワイヤ
- 18 マスク
- 21 MgO基板
- 22 Zr薄膜
- 23 フォトレジスト
- 24 フォトレジストマスク
- 25 下部電極層
- 30 セラミックパッケージ
- 31 窪み
- 34 Al薄膜
- 35 封止樹脂
- 36, 37 Auバンプ
- 38 p型配線
- 39 n型配線

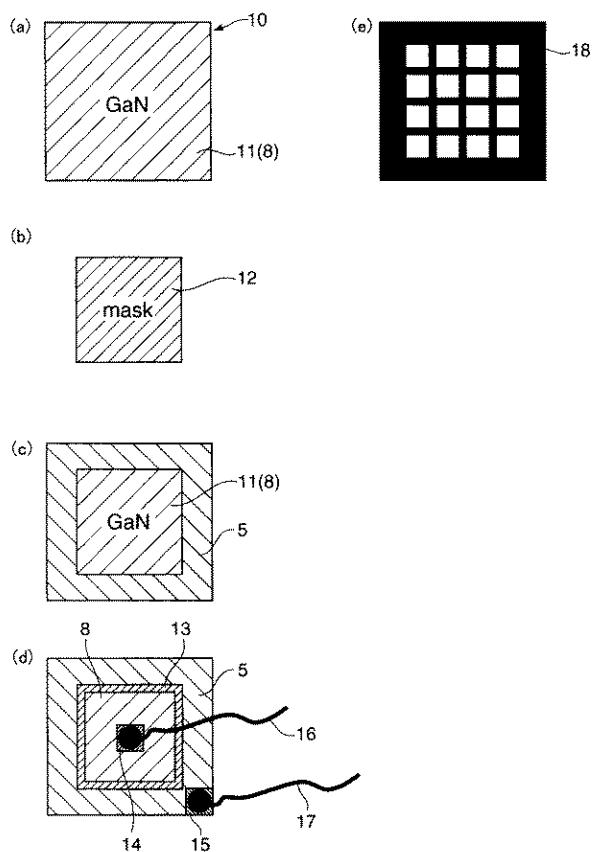
10

20

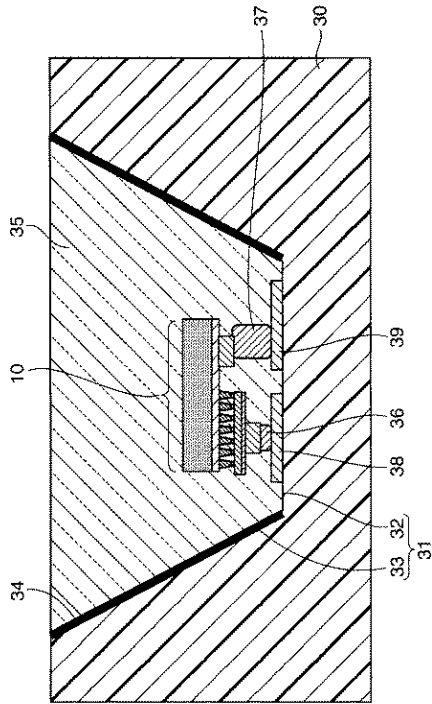
【図1】



【図2】



【 図 3 】



【 図 4 】

