

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-99869
(P2015-99869A)

(43) 公開日 平成27年5月28日(2015.5.28)

(51) Int. Cl.	F 1	テーマコード (参考)
HO 1 S 5/042 (2006.01)	HO 1 S 5/042 6 1 2	5 F 1 7 3
HO 1 S 5/183 (2006.01)	HO 1 S 5/183	
HO 1 S 5/42 (2006.01)	HO 1 S 5/42	

審査請求 未請求 請求項の数 12 O L (全 13 頁)

(21) 出願番号 特願2013-239750 (P2013-239750)
(22) 出願日 平成25年11月20日 (2013.11.20)

(71) 出願人 000005496
富士ゼロックス株式会社
東京都港区赤坂九丁目7番3号
(74) 代理人 100098497
弁理士 片寄 恭三
(74) 代理人 100087480
弁理士 片山 修平
(72) 発明者 武田 一隆
神奈川県海老名市本郷2 2 7 4 番地 富士
ゼロックス株式会社内
(72) 発明者 近藤 崇
神奈川県海老名市本郷2 2 7 4 番地 富士
ゼロックス株式会社内

最終頁に続く

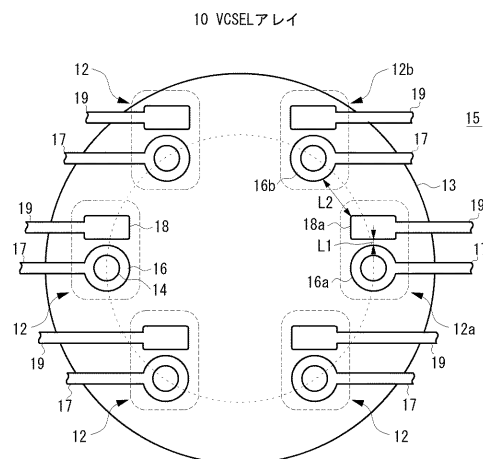
(54) 【発明の名称】 面発光型半導体レーザアレイ、面発光型半導体レーザ装置、光伝送装置および情報処理装置

(57) 【要約】 (修正有)

【課題】 高周波駆動時の電氣的なクロストークを低減可能な面発光型半導体レーザアレイを提供する。

【解決手段】 面発光型半導体レーザアレイ 10 は、下部 DBR、活性領域、上部 DBR を含むメサを複数含んで形成される。各メサの頂部には、p 側電極 16 が形成され、メサから隣接して n 側電極 18 が形成される。1 つの発光部 12 の n 側電極 18 から p 側電極 16 までの距離 L1 は、1 つの発光部 12 の n 側電極 18 から隣接する発光部の p 側電極 16 までの距離 L2 よりも小さい。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

基板上に、第 1 導電型の第 1 の半導体多層膜反射鏡、活性領域、第 2 導電型の第 2 の半導体多層膜反射鏡を含む柱状構造が複数形成された面発光型半導体レーザアレイであって、各柱状構造の第 1 の半導体多層膜反射鏡に電氣的に接続される複数の第 1 の電極と、各柱状構造の頂部において第 2 の半導体多層膜反射鏡に電氣的に接続される複数の第 2 の電極とを有し、

第 1 の電極から対応する第 2 の電極までの距離 L_1 は、当該第 1 の電極から隣接する第 2 の電極までの距離 L_2 よりも小さい、面発光型半導体レーザアレイ。

【請求項 2】

複数の柱状構造は、それぞれ等間隔で配置される、請求項 1 に記載の面発光型半導体レーザアレイ。

【請求項 3】

複数の柱状構造は、マルチコアファイバのコア位置に対応するように円周方向に配置される、請求項 1 または 2 に記載の面発光型半導体レーザアレイ。

【請求項 4】

複数の第 1 の電極は、それぞれ等間隔で配置される、請求項 1 ないし 3 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 5】

第 1 の電極は、対応する第 2 の電極の半径方向の外側に配置される、請求項 1 ないし 4 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 6】

第 1 の電極および対応する第 2 の電極は、回転対称の位置に配置される、請求項 1 ないし 5 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 7】

第 1 の電極と第 2 の電極は、同一平面に配置される、請求項 1 ないし 6 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 8】

第 1 の電極は、柱状構造の底部に配置される、請求項 1 ないし 6 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 9】

基板は、半絶縁性の半導体基板であり、当該半導体基板上に第 1 導電型の半導体層が形成され、当該半導体層は、複数の柱状構造の第 1 の半導体多層膜反射鏡に共通に電氣的に接続される、請求項 1 ないし 8 いずれか 1 つに記載の面発光型半導体レーザアレイ。

【請求項 10】

請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザアレイと、

前記面発光型半導体レーザアレイからの光を入射する光学部材とを実装した面発光型半導体レーザ装置。

【請求項 11】

請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザアレイと、

前記面発光型半導体レーザアレイから発せられたレーザ光を光媒体を介して伝送する伝送手段とを備えた光伝送装置。

【請求項 12】

請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザアレイと、

前記面発光型半導体レーザアレイから出射されるレーザ光を記録媒体に集光する集光手段と、

前記集光手段により集光されたレーザ光を前記記録媒体上で走査する機構とを有する情報処理装置。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

本発明は、面発光型半導体レーザアレイ、面発光型半導体レーザ装置、光伝送装置および情報処理装置に関する。

【 背景技術 】

【 0 0 0 2 】

クラウドコンピューティングの普及に伴うデータセンターの情報量の爆発的な増加をはじめとして、大容量通信の情報処理に向けた光通信技術が求められている。これまで短距離通信では、10 Gbps級のVCSELを利用した光リンク技術の開発が行われてきた。大容量通信に向けて、VCSELを1次元のアレイ状に並べた技術があるが、素子サイズやファイバのサイズが大きくなり、その結果モジュールサイズの大型化につながる。改善する方法として、大口径ファイバやマルチコアファイバと高速VCSELを用いた技術が検討されている（特許文献1、特許文献2）。さらに10 Gbps以上の高速VCSELでは、高速動作のためにn側、p側の両電極を同一面上に形成する構造が望ましい（特許文献3）。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 3 】

【 特許文献 1 】 特開平 1 1 - 2 8 9 3 1 7 号 公 報

【 特許文献 2 】 特開 2 0 1 1 - 1 9 3 4 5 9 号 公 報

【 特許文献 3 】 特開 2 0 0 8 - 4 7 7 1 7 号 公 報

20

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

本発明は、電氣的クロストークの発生を抑制した面発光型半導体レーザアレイ、面発光型半導体レーザ装置、光伝送装置および情報処理装置を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 5 】

請求項1は、基板上に、第1導電型の第1の半導体多層膜反射鏡、活性領域、第2導電型の第2の半導体多層膜反射鏡を含む柱状構造が複数形成された面発光型半導体レーザアレイであって、各柱状構造の第1の半導体多層膜反射鏡に電氣的に接続される複数の第1の電極と、各柱状構造の頂部において第2の半導体多層膜反射鏡に電氣的に接続される複数の第2の電極とを有し、第1の電極から対応する第2の電極までの距離L1は、当該第1の電極から隣接する第2の電極までの距離L2よりも小さい、面発光型半導体レーザアレイ。

30

請求項2は、複数の柱状構造は、それぞれ等間隔で配置される、請求項1に記載の面発光型半導体レーザアレイ。

請求項3は、複数の柱状構造は、マルチコアファイバのコア位置に対応するように円周方向に配置される、請求項1または2に記載の面発光型半導体レーザアレイ。

請求項4は、複数の第1の電極は、それぞれ等間隔で配置される、請求項1ないし3いずれか1つに記載の面発光型半導体レーザアレイ。

40

請求項5は、第1の電極は、対応する第2の電極の半径方向の外側に配置される、請求項1ないし4いずれか1つに記載の面発光型半導体レーザアレイ。

請求項6は、第1の電極および対応する第2の電極は、回転対称の位置に配置される、請求項1ないし5いずれか1つに記載の面発光型半導体レーザアレイ。

請求項7は、第1の電極と第2の電極は、同一平面に配置される、請求項1ないし6いずれか1つに記載の面発光型半導体レーザアレイ。

請求項8は、第1の電極は、柱状構造の底部に配置される、請求項1ないし6いずれか1つに記載の面発光型半導体レーザアレイ。

請求項9は、基板は、半絶縁性の半導体基板であり、当該半導体基板上に第1導電型の半導体層が形成され、当該半導体層は、複数の柱状構造の第1の半導体多層膜反射鏡に共

50

通に電氣的に接続される、請求項 1 ないし 8 いずれか 1 つに記載の面発光型半導体レーザーアレイ。

請求項 10 は、請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザーアレイと、前記面発光型半導体レーザーアレイからの光を入射する光学部材とを実装した面発光型半導体レーザー装置。

請求項 11 は、請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザーアレイと、前記面発光型半導体レーザーアレイから発せられたレーザー光を光媒体を介して伝送する伝送手段とを備えた光伝送装置。

請求項 12 は、請求項 1 ないし 9 いずれか 1 つに記載の面発光型半導体レーザーアレイと、前記面発光型半導体レーザーアレイから出射されるレーザー光を記録媒体に集光する集光手段と、前記集光手段により集光されたレーザー光を前記記録媒体上で走査する機構とを有する情報処理装置。

【発明の効果】

【0006】

請求項 1 によれば、距離 L_1 を距離 L_2 よりも小さい構成を備えていない面発光型半導体レーザーアレイと比較して、電氣的クロストークの発生を抑制することができる。

請求項 2、3 によれば、柱状構造の位置決めを容易にすることができる。

請求項 4 によれば、第 1 の電極の位置決めを容易にすることができる。

請求項 5 によれば、距離 L_1 と距離 L_2 の差分を大きくすることができる。

請求項 6 によれば、第 1 の電極および第 2 の電極の位置決めを容易にすることができる。

請求項 7、8 によれば、コプレーナ電極構造により高周波特性を改善することができる。

【図面の簡単な説明】

【0007】

【図 1】図 1 は、本発明の第 1 の実施例に係る面発光型半導体レーザーアレイの概略平面図である。

【図 2】図 2 は、従来の VCSEL アレイを示す概略平面図である。

【図 3】図 3 (A) は、本発明の第 1 の実施例に係る面発光型半導体レーザーアレイの発光部を示す概略平面図、図 3 (B) は、図 3 (A) の X - X 線断面図である。

【図 4】図 4 は、発光部のその他の態様を例示する X - X 線断面図である。

【図 5】図 5 は、本発明の第 2 の実施例に係る面発光型半導体レーザーアレイの概略平面図である。

【図 6】図 6 は、本発明の第 3 の実施例に係る面発光型半導体レーザーアレイの概略平面図である。

【図 7】本発明の第 1 の実施例に係る面発光型半導体レーザーアレイの製造工程を説明する概略断面図である。

【図 8】本発明の実施例に係る面発光型半導体レーザーアレイを用いた光伝送装置を説明する図であり、図 8 (A) は、マルコチアファイバの断面図、図 8 (B) は、光伝送装置の概略断面図、図 8 (C) は、他の光伝送装置の概略断面図である。

【図 9】本発明の実施例に係る面発光型半導体レーザーアレイを用いた情報処理装置の構成例を示す図である。

【発明を実施するための形態】

【0008】

本発明の好ましい実施の形態を図面を参照して説明する。以下の説明では、面発光型半導体レーザーを VCSEL (Vertical Cavity Surface Emitting Laser) または VCSEL 素子と称する。好ましい態様として、基板上に複数の発光部が形成された VCSEL アレイを例示する。なお、図面のスケールは、発明の特徴を分かり易くするために強調しており、必ずしも実際のデバイスのスケールと同一ではないことに留意すべきである。

【実施例】

【0009】

本発明の第1の実施例に係るVCSELアレイの主要部の概略平面図を図1に示す。VCSELアレイ10は、ウエハーまたは半導体基板上に形成された複数の発光部12を含み、発光部12は、例えば、マルチコアファイバの各コア位置に対応させるために環状に6つ配置される。これらの発光部12は、半導体基板上に形成された円形状の溝13内に形成される。溝13は、後述するように半導体基板上に積層された半導体層をエッチングするときに形成され、このとき同時に発光部のメサが形成される。溝13の外側は、電極パッドを形成するためのパッド形成領域15である。

【0010】

1つの発光部12は、図1の破線で示されるように、環状のp側電極16とこれに隣接して配された矩形のn側電極18の対を含む。溝13内には、複数の円柱状のメサが形成され、メサの頂部に環状のp側電極16が形成される。1つのメサは、n型の下部半導体多層膜反射鏡、活性領域およびp型の上部半導体多層膜反射鏡を含み、p側電極16が上部半導体多層膜反射鏡に電氣的に接続される。また、p側電極16の中央には開口が形成され、当該開口は、光出射口14を規定する。

10

【0011】

基板には、n型のコンタクト層が形成され、各メサのn型の下部半導体多層膜反射鏡がn型のコンタクト層に共通に接続される。n側電極18は、対応するp側電極に隣接した位置でコンタクト層に電氣的に接続される。すなわち、n側電極18は、直接コンタクト層に電氣的に接続されることで、間接的に下部半導体多層膜反射鏡に電氣的に接続される。p側電極16およびn側電極18は、それぞれ引き出し用の金属配線17、19を介してパッド形成領域15上に形成されたp側の電極パッドおよびn側の電極パッド(図示省略)に接続される。

20

【0012】

各発光部12は、それぞれ独立に駆動することが可能であり、電極パッドを介してp側電極16とn側電極18間に順方向の駆動電流を印加したとき、各発光部12の光出射口14から基板と垂直方向にレーザー光が出射される。例えば、850nm帯のレーザー光がマルチコアファイバに出力される。

【0013】

本実施例のVCSELアレイでは、1つの発光部12のn側電極18は、当該1つの発光部12の対応するp側電極16と近接するように配置され、隣接する他の発光部12のp側電極16とは十分に離れた位置に配置される。具体的には、図1に示すように、1つの発光部12aのn側電極18aは、p側電極16aから距離L1の位置に配置され、距離L1は、n側電極18aから隣接する発光部12bのp側電極16bまでの距離L2よりも小さい($L2 > L1$)。言い換えれば、n側電極18aは、隣接するp側電極16aとp側電極16bの中心に位置しない(距離L1 距離L2)関係にある。ここで、距離L1、距離L2は、p側電極16とn側電極18とが同一平面に形成されている場合には、両電極間の2次元的な最短距離、すなわち直線距離である。他方、p側電極16とn側電極18とが異なる平面に形成されている場合には、距離L1、L2は、両電極が存在する3次元的な空間内の直線距離として定義される。

30

40

【0014】

このように、n側電極18が両側の隣接するp側電極16の中央に形成されないので、すなわち、距離 $L1 < L2$ の関係にあるので、1つの発光部内のn側電極とp側電極とが一对一の関係で電氣的に結合される。従って、各発光部を高周波で独立駆動したとき、隣接する発光部間で電氣的なクロストークの発生を抑制することができる。特に、p側電極とn側電極とを基板表面側にコプレーナ電極構造を有するVCSELアレイでは、基板両面(表面と裏面)にp側電極とn側電極をそれぞれ形成するVCSELアレイと比較して、配線数が増加するため、引き出し用の金属配線の間隔が狭くなる。さらにマルチコアファイバにVCSELアレイを用いる場合、マルチコアファイバのコア間隔が $10\mu\text{m}$ 程度と非常に狭く、それに合わせてメサを配置させなければならない。コプレーナ電極構造の

50

V C S E Lアレイを高周波駆動すると、発光部間に電気的なクロストークやノイズの発生が懸念されるが、本実施例のV C S E Lアレイであれば、1つの発光部のp側電極とn側電極とが電氣的に結合され、n側電極が隣接する発光部のp側電極から距離的に離間され、あるいは電氣的に離間されているので、クロストークやノイズの発生を抑制を効果的に抑制することができる。

【0015】

図2に、比較例として従来のV C S E Lアレイの平面図を示す。対比を分かり易くするため、対応する構成については本実施例と同一の参照番号を付してある。図2に示すように、6つのp側電極16(メサ)は、マルチコアファイバの各コア位置に対応するように円周方向に等間隔に配置されている。そして、n側電極18は、隣接するp側電極16のほぼ中央に位置するように形成されている。つまりn側電極18は、両側の隣接するp側電極16の中央に位置し、距離L1と距離L2とがほぼ等しい。各メサのn型の下部半導体多層膜反射鏡は、基板上のコンタクト層に共通接続されているので、1つのp側電極16が両側に隣接する2つのn側電極18に電氣的に結合可能になる。このため、各発光部を高周波で独立駆動したとき、発光部間のクロストークの発生が懸念される。

【0016】

次に、本実施例のV C S E Lアレイの具体的な構成について説明する。図3(A)には、V C S E Lアレイの代表的な1つの発光部の概略平面図であり、図3(B)は、そのX-X線断面図である。発光部12は、V C S E L素子として円筒状のメサMと、これに対応するn側電極18とを有する。n側電極18は、上記したようにメサMまたはそのp側電極16に近接するように配置され、隣接する発光部のメサからは離間されている。

【0017】

具体的には、図3(B)に示すように、半絶縁性のGaAs基板100上に、n型のGaAsコンタクト層102が一定の厚さで形成され、さらにその上に、Al組成の異なるAlGaAs層を交互に重ねたn型の下部分布ブラッグ型反射鏡(Distributed Bragg Reflector: 以下、DBRという)104、下部DBR104上に形成された、上部および下部スペーサ層に挟まれた量子井戸層を含む活性領域106、活性領域106上に形成されたAl組成の異なるAlGaAs層を交互に重ねたp型の上部DBR108が形成される。上部DBR108の最上層は、不純物濃度が高いp型のGaAsコンタクト層としてもよい。

【0018】

n型のコンタクト層102は、例えば、n型不純物であるシリコンをドーピングした後のキャリア濃度が、 $1 \times 10^{19} \text{ cm}^{-3}$ である不純物濃度が高い半導体層である。n型の下部DBR104は、例えば、 $\text{Al}_{0.3}\text{Ga}_{0.1}\text{As}$ 層と $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 層とのペアの複数層積層体で、各層の厚さは $\lambda / 4 n_r$ (但し、 λ は発振波長、 n_r は媒質の屈折率)であり、これらを交互に40周期で積層している。n型不純物であるシリコンをドーピングした後のキャリア濃度は、例えば、 $3 \times 10^{19} \text{ cm}^{-3}$ である。活性領域106の下部スペーサ層は、アンドープの $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}$ 層であり、量子井戸活性層は、アンドープ $\text{Al}_{0.11}\text{Ga}_{0.89}\text{As}$ 量子井戸層およびアンドープの $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 障壁層であり、上部スペーサ層は、アンドープの $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}$ 層である。p型の上部DBR108は、例えば、 $\text{Al}_{0.3}\text{Ga}_{0.1}\text{As}$ 層と $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 層とのペアの複数層積層体で、各層の厚さは $\lambda / 4 n_r$ であり、これらを交互に22周期積層してある。p型不純物であるカーボンをドーピングした後のキャリア濃度は、例えば、 $3 \times 10^{18} \text{ cm}^{-3}$ である。また、上部DBR108の内部に、p型のAlAs(但し、DBRのAl組成よりも高いAlGaAsであってもよい)からなる電流狭窄層120が形成される。電流狭窄層120は、活性領域104に近接することが望ましいが、好ましくは活性領域104との間に上部DBRの層を少なくとも1層介在させる。なお、上記のV C S E Lの構成は、典型的な一つの例であって、本発明は、これに限定されるものではない。

【0019】

所定にエッチングマスクを用いて上部DBR108から下部DBR104の一部に至る

半導体層をエッチングすることにより溝13内に複数のメサMが形成される。メサ形成後に酸化工程が行われ、メサMの側面からAlAs層が選択的に酸化され電流狭窄層120が形成される。基板全面にSiONまたはSiN等の層間絶縁膜130が形成される。メサ頂部において、層間絶縁膜130には上部DBR108を露出させるコンタクトホールが形成され、p側電極16がコンタクトホールを介して上部DBR108に電氣的に接続される。p側電極16は、例えば、Au/Ti等の金属から構成される。

【0020】

他方、メサMの底部において、層間絶縁膜130には下部DBR104を露出させるためのコンタクトホールが形成される。好ましい態様では、コンタクトホールを介して下部DBR104が異方性エッチングされ、コンタクト層102に至る開口140が形成される。そして、n側電極18が開口140内に形成される。n側電極18は、例えばAu/Geなどの金属から構成される。

10

【0021】

本例のVCSELアレイでは、p側電極16がメサ頂部に形成され、n側電極18がメサ底部に形成され、p側電極16とn側電極18とは同一平面に形成されていない。この場合、図3(B)に示すように距離L1は、p側電極16とn側電極18との3次元的な直線距離である。従って、n側電極18と隣接する発光部のp側電極16との3次元的な直線距離L2は、距離L1よりも大きくなる。従って、図に示されるように、n側電極18は、メサMの底部においてメサMに隣接するように矩形状に形成され、n型のコンタクト層102に電氣的に接続される。

20

【0022】

次に、本実施例の他の変形例について説明する。図4(A)は、発光部の他の第1の態様を例示するX-X線断面図である。第1の態様では、n側電極18がp側電極16と同一平面に形成される。すなわち、溝13を形成するとき、メサMと隣接するメサM1が同時に形成され、次いで、メサM1にコンタクト層102に通じる開口140が形成され、開口140内にn側電極18が形成される。このような構成では、p側電極16とn側電極18の距離L1は、2次元的な直線距離である。

【0023】

図4(B)は、第2の態様を例示するX-X線断面図である。第2の態様では、図3に示す構成において、溝13を充填する樹脂等の絶縁材料150が形成される。そして、絶縁材料150には、1層目のn側電極18に通じる開口が形成され、当該開口内に1層目のn側電極18に接続される2層目のn側電極18Aが形成される。このような構成では、p側電極16と2層目のn側電極18Aとが同一平面に形成され、両電極間の直線距離が距離L1となる。

30

【0024】

次に、本発明の第2の実施例について図5を参照して説明する。第1の実施例と同様の構成については同一参照番号を付す。第2の実施例に係るVCSELアレイ10Aでは、溝13のほぼ中心に溝13を仮想的に6等分(内角が60度)し、各区分されたエリアS1~S6内にそれぞれ1つずつ発光部12が配置される。n側電極18は、メサの側面の形状に倣うように円弧状に形成される。好ましくはp側電極とn側電極の対、すなわち1つの発光部は、回転対称の位置に形成される。

40

【0025】

本実施例によれば、n側電極が隣接する両側のp側電極の中心に配置されることなく、距離L1を距離L2よりも小さくすることができ、第1の実施例のときよりも距離L1と距離L2の差分を大きくすることができる。さらに、第2の実施例では、溝13内を仮想的に等分することで、距離L1<距離L2を保ちつつ、マルチコアファイバのコア位置に対応する位置決めを容易にすることができる。

【0026】

次に、本発明の第3の実施例について図6を参照して説明する。第3の実施例においても、第1の実施例と同様の構成については、同一参照番号を付す。第3の実施例に係るV

50

CSELアレイ10Bでは、仮想的に溝13が6等分された半径 $r_1 \sim r_6$ 上に各発光部12がレイアウトされる。p側電極16は、円周C1上に配置され、n側電極18は、p側電極16よりも半径方向に外側に配置される。

【0027】

本実施例によれば、n側電極が隣接する両側のp側電極の中心に配置されることなく、マルチコアファイバの各コア位置に対応するように各発光部を容易に位置決めすることができる。さらに、第1および第2の実施例と比較し、距離 L_1 と距離 L_2 の距離の差分をさらに大きくとることができ、電気的なクロストークをより低減することができる。

【0028】

次に、本発明の第1の実施例に係るVCSELアレイのp側電極およびn側電極の形成方法について図7を参照して説明する。図7(A)は、酸化工程が終了したメサMを含む基板上に層間絶縁膜130が形成され、層間絶縁膜130に、p側電極用のコンタクトホール130Aとn側電極用のコンタクトホール130Bが形成された状態を示している。

10

【0029】

次に、図7(B)に示すようなエッチンマスクKを用いて、コンタクトホール130Bによって露出された下部DBR104をエッチングし、コンタクト層102に到達する開口140を形成する。エッチングマスクKを除去した後、p側電極16、n側電極18、引き出し用の金属配線17、19、電極パッド等が形成される。なお、第1の実施例のVCSELアレイにおいて、溝13内をポリイミド樹脂によって充填してもよい。

【0030】

次に、本発明の実施例に係るVCSELアレイを用いた光伝送装置について説明する。図8(A)は、マルチコアファイバ200の断面図である。マルチコアファイバ200は、1本のファイバの中に等間隔で配列された複数のコア202を含んで構成される。マルチコアファイバ200の各コア202の数および位置は、本実施例のVCSELアレイ10の発光部12の数および位置に対応する。各発光部を独立駆動して発せられた各レーザー光は、対応するコア202に入射され、伝送される。このようなマルチコアファイバ200の使用は、空間多重により大容量のデータ伝送を可能にする。

20

【0031】

図8(B)は、光伝送装置の一例を示す概略断面図である。光伝送装置300は、金属ステム302上に導電性接着剤を介してVCSELアレイのチップ310を搭載する。金属ステム302には、絶縁処理された貫通孔を介して複数の外部リード304が取付けられ、外部リード304は、チップ310上の各VCSEL素子に電氣的に接続される。ステム302上に中空のキャップ320が固定され、キャップ320の中央の開口内に光学部材としてのボールレンズ330が固定される。ボールレンズ330の光軸は、VCSELチップ310上に形成された複数のVCSELの中心とほぼ一致する。さらに、ステム302上には円筒状の筐体340が固定され、筐体340の端面に一体に形成されたスリーブ342内にフェルール350が保持され、フェルール350によってマルチコアファイバ200が保持される。マルチコアファイバ200は、ボールレンズ330に正確に位置合わせされる。外部リード304により各VCSEL素子を同時駆動または個別駆動することにより、チップ310の各発光部から発せられたレーザー光はそれぞれのコア202に集光される。

30

40

【0032】

図8(C)は、他の光伝送装置300Aの構成例を示している。本例では、ボールレンズ330を用いることなく、VCSELアレイのチップ310とマルチコアファイバ200とを直接的に光学結合させている。上記したように、本実施例では、VCSEL素子の狭ピッチ化を図ることができるため、VCSEL素子のピッチを、マルチコアファイバ200のコア202のピッチに一致させることが可能となる。このため、VCSEL素子をマルチコアファイバ200の入射面に接近させることで、VCSEL素子から発せられたレーザー光を直接コア202に集光させることができる。これにより、部品点数を削減し、低コスト、かつ小型の光伝送装置300Aを得ることができる。

50

【 0 0 3 3 】

図 9 は、本実施例の V C S E L アレイを情報処理装置の光源に適用した例を示す図である。情報処理装置 4 0 0 は、V C S E L アレイを搭載した面発光型半導体レーザ装置 4 1 0 からのレーザ光を入射するコリメータレンズ 4 2 0、一定の速度で回転し、コリメータレンズ 4 2 0 からの光線束を一定の広がり角で反射するポリゴンミラー 4 3 0、ポリゴンミラー 4 3 0 からのレーザ光を入射し反射ミラー 4 5 0 を照射する f レンズ 4 4 0、ライン状の反射ミラー 4 5 0、反射ミラー 4 5 0 からの反射光に基づき潜像を形成する感光体ドラム(記録媒体) 4 6 0 を備えている。このように、V C S E L からのレーザ光を感光体ドラム上に集光する光学系と、集光されたレーザ光を光体ドラム上で走査する機構とを備えた複写機やプリンタなど、情報処理装置の光源として利用することができる。面発光型半導体レーザ装置 4 1 0 は、例えば、図 8 (B) の構成から筐体 3 4 0 およびマルチコアファイバ 2 0 0 を取り外したものであることができる。

10

【 0 0 3 4 】

上記実施例では、G a A s、A l A s、A l G a A s の半導体材料を用いた G a A s 系の V C S E L を例示したが、本発明は、他の I I I - V 族の化合物半導体を用いた V C S E L にも適用することができる。また、上記実施例では、基板上に n 型の半導体層を積層し、その上に p 型の半導体層を積層する構成を示したが、これと反対に、p 型の半導体層上に n 型の半導体層を積層する構成であってもよい。

【 0 0 3 5 】

以上、本発明の好ましい実施の形態について詳述したが、本発明は、特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

20

【 符号の説明 】

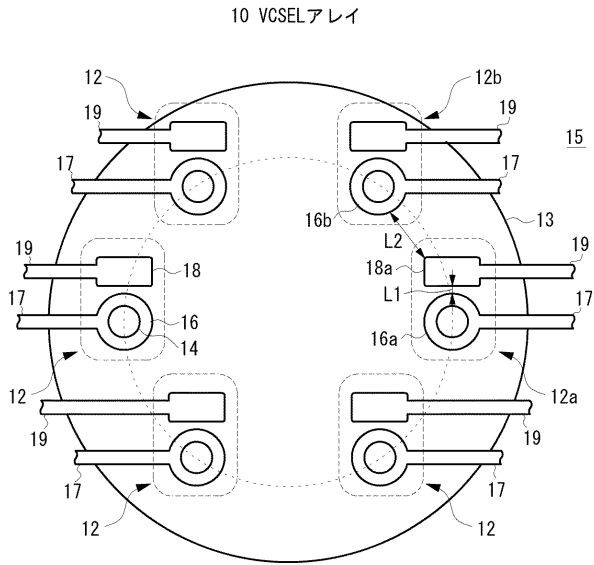
【 0 0 3 6 】

- 1 0、1 0 A、1 0 B : V C S E L アレイ
- 1 2 : 発光部
- 1 3 : 溝
- 1 4 : 光出射口
- 1 6 : p 側電極
- 1 7、1 9 : 引き出し用の金属配線
- 1 8 : n 側電極
- 1 0 0 : 基板
- 1 0 2 : コンタクト層
- 1 0 4 : 下部 D B R
- 1 0 6 : 活性領域
- 1 0 8 : 上部 D B R
- 1 2 0 : 電流狭窄層
- 1 3 0 : 層間絶縁膜
- 1 3 0 A、1 3 0 B : コンタクトホール
- 1 4 0 : 開口

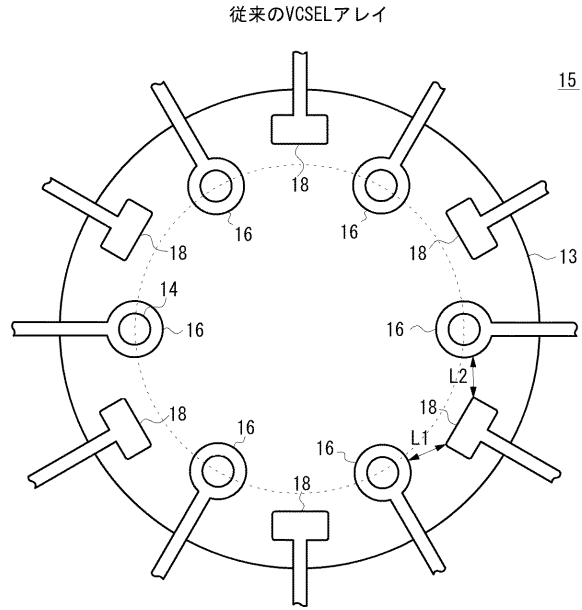
30

40

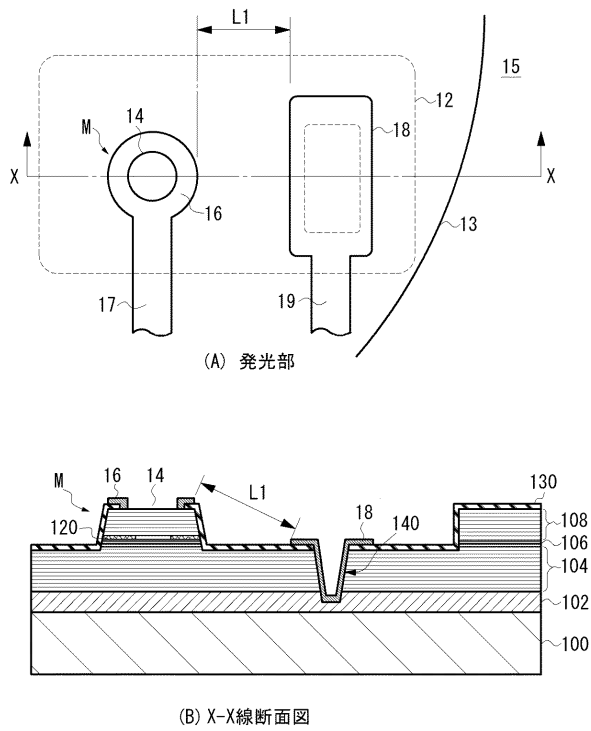
【図1】



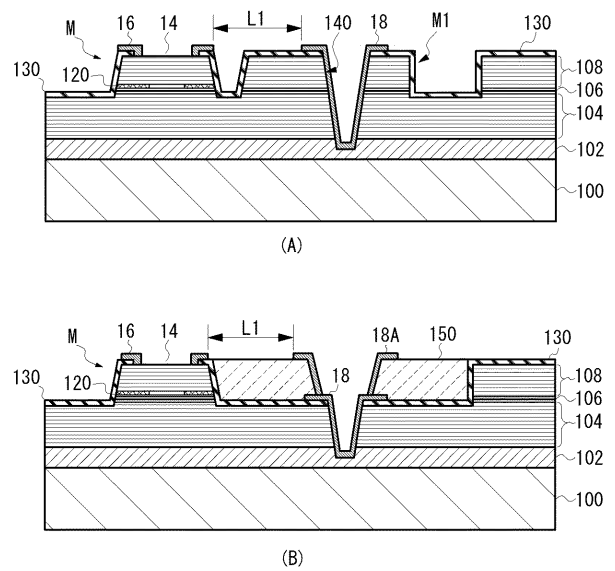
【図2】



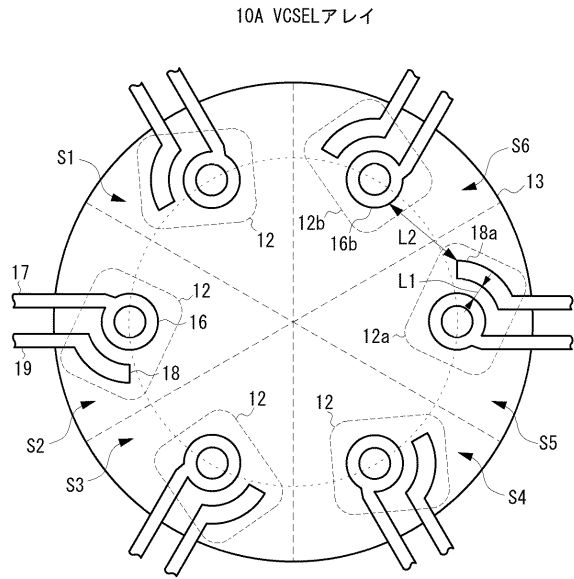
【図3】



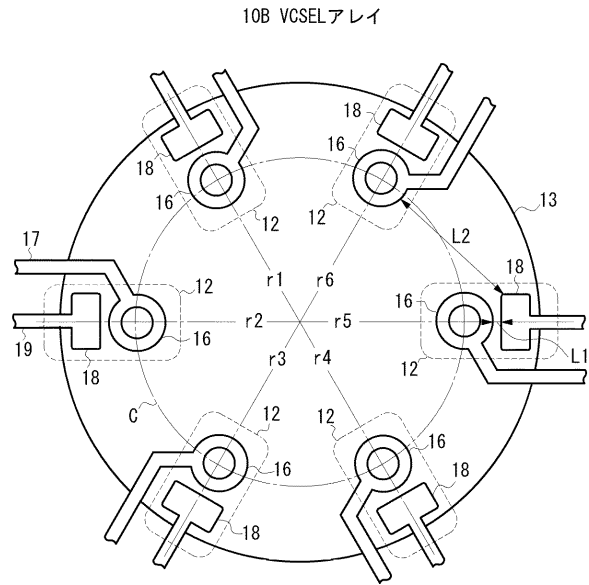
【図4】



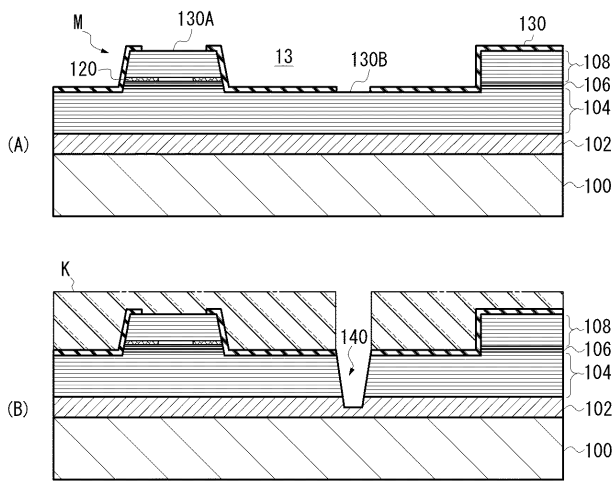
【図5】



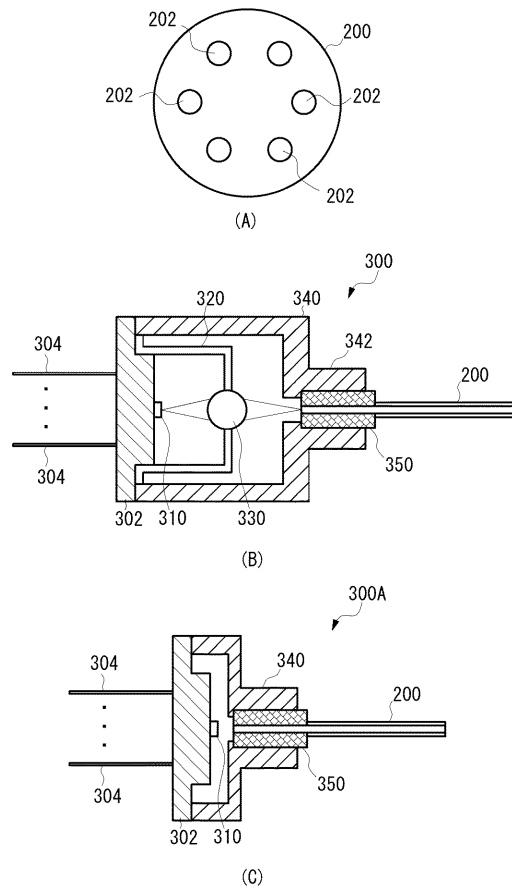
【図6】



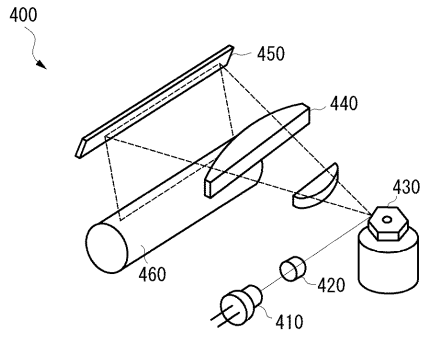
【図7】



【図8】



【 図 9 】



フロントページの続き

(72)発明者 村上 朱実

神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内

(72)発明者 松下 和征

神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内

(72)発明者 小澤 秀明

神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内

(72)発明者 中山 秀生

神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社内

F ターム(参考) 5F173 AC03 AC13 AC35 AD05 AH03 AK22 AL12 AR61 MA06 MB01
ME25 MF03 MF23 MF28 MF39